

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное автономное образовательное учреждение
высшего образования
«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»

ВЫЧИСЛИТЕЛЬНЫЕ МАШИНЫ И КОНТРОЛЛЕРЫ

Методические указания по выполнению лабораторных работ
Направление подготовки 15.03.04 Автоматизация технологических процессов
и производств
Направленность (профиль) информационно-управляющие системы
Квалификация выпускника – бакалавр

Невинномысск 2026

Методические указания разработаны в соответствии с требованиями ФГОС ВО в части содержания и уровня подготовки выпускников по направлению подготовки 15.03.04 «Автоматизация технологических процессов».

В методических указаниях излагаются цели, задачи и приведены порядок выполнения лабораторного практикума, обработки экспериментальных данных, основы теории, описание опытных установок, перечень контрольных вопросов для самоподготовки и список рекомендуемой литературы. Рассмотрены основы теории, не отраженные в учебной литературе, и приведены методики выполнения экспериментальной части работы.

Составители: канд. техн. наук, доцент Евдокимов А.А.

Рецензент: канд. техн. наук, доцент Болдырев Д.В.

СОДЕРЖАНИЕ

ОРГАНИЗАЦИЯ ЛАБОРАТОРНОГО ПРАКТИКУМА.....	4
КОМПЛЕКТ ЛАБОРАТОРНОГО ОБОРУДОВАНИЯ ТИПА К32	5
ТЕМА: МИКРОСХЕМЫ И ИХ ФУНКЦИОНИРОВАНИЕ	
ЛАБОРАТОРНАЯ РАБОТА 1 «ИССЛЕДОВАНИЕ РАБОТЫ	
ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ».....	7
ТЕМА: ПРОСТЕЙШИЕ ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ	
ЛАБОРАТОРНАЯ РАБОТА 2 «ИССЛЕДОВАНИЕ РАБОТЫ	
КОМБИНАЦИОННЫХ ЛОГИЧЕСКИХ ЦЕПЕЙ»	11
ТЕМА: ПРОСТЕЙШИЕ ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ	
ЛАБОРАТОРНАЯ РАБОТА 3 «ИССЛЕДОВАНИЕ РАБОТЫ	
ТРИГГЕРОВ».....	15
ТЕМА: МИКРОСХЕМЫ И ИХ ФУНКЦИОНИРОВАНИЕ	
ЛАБОРАТОРНАЯ РАБОТА 4 «ИССЛЕДОВАНИЕ РАБОТЫ	
РЕВЕРСИВНЫХ СЧЕТЧИКОВ ИМПУЛЬСОВ».....	18
ТЕМА: БОЛЕЕ СЛОЖНЫЕ ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ	
ЛАБОРАТОРНАЯ РАБОТА 5 «ИССЛЕДОВАНИЕ РАБОТЫ	
СЧЕТЧИКОВ И ДЕШИФРАТОРОВ»	27
ТЕМА: БОЛЕЕ СЛОЖНЫЕ ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ	
ЛАБОРАТОРНАЯ РАБОТА 6 «ИССЛЕДОВАНИЕ РАБОТЫ	
СЕЛЕКТОРА-МУЛЬТИПЛЕКСОРА».....	32
ТЕМА: КОМБИНАЦИОННЫЕ МИКРОСХЕМЫ	
ЛАБОРАТОРНАЯ РАБОТА 7 «ИССЛЕДОВАНИЕ РАБОТЫ	
ЦИФРОВОГО СУММАТОРА В ИНТЕГРАЛЬНОМ	
ИСПОЛНЕНИИ»	41
ТЕМА: РЕГИСТРЫ	
ЛАБОРАТОРНАЯ РАБОТА 8 «ИССЛЕДОВАНИЕ РАБОТЫ РЕГИСТРОВ	
СДВИГА ИНФОРМАЦИИ».....	47
ТЕМА: АСИНХРОННЫЕ И СИНХРОННО-АСИНХРОННЫЕ СЧЕТЧИКИ	
ЛАБОРАТОРНАЯ РАБОТА 9 «ИССЛЕДОВАНИЕ РАБОТЫ	
ПРЕОБРАЗОВАТЕЛЕЙ КОДОВ».....	58

Организация лабораторного практикума

Все лабораторные проводятся фронтально. Подгруппа студентов распределяется преподавателем на бригады по 2 – 4 человека.

Каждое занятие состоит из четырех этапов: подготовки к лабораторной работе; предварительной беседы преподавателя; выполнения лабораторной работы; составления отчета и защиты выполненной работы.

В ходе предварительной беседы преподаватель раскрывает смысл и цель предстоящей работы, напоминает основные положения теории, разбирает методику сложных измерений и производит допуск к работе по результатам устного опроса.

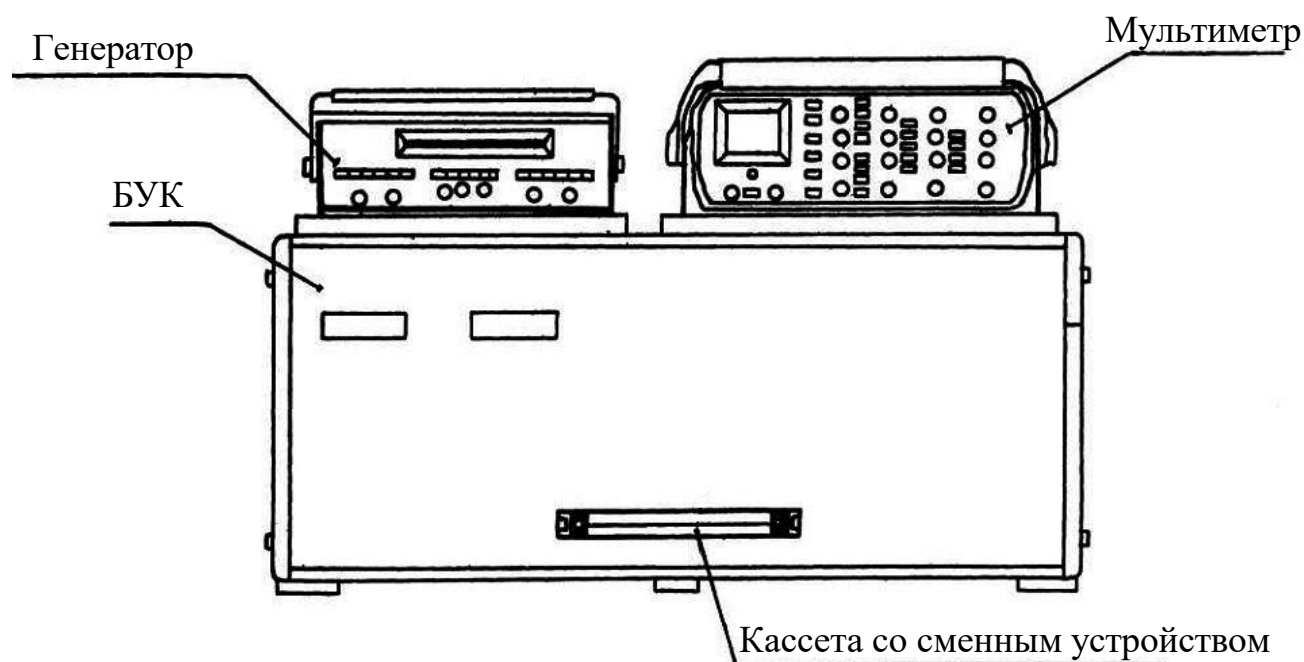
Подготовка к работе проводится студентами самостоятельно и включает повторение теоретического материала, ответы на контрольные вопросы, заготовку таблиц для отчета и выполнение предварительных расчетов.

Питание на сменные устройства (+5В, +15В, –15В) подается после проверки преподавателем или лаборантом правильности сборки испытуемой схемы и получения разрешения на проведение экспериментальных работ. После окончания работы, прежде чем выключить питание, студент должен показать полученные результаты преподавателю.

В отчете должны быть приведены: исследуемая схема; таблицы результатов измерения; необходимые расчеты; ответы на контрольные вопросы. Ход выполнения работ должен сопровождаться краткими пояснениями. После выполнения работы стенд и приборы обесточиваются, съемные элементы и соединительные провода предъявляются преподавателю или лаборанту.

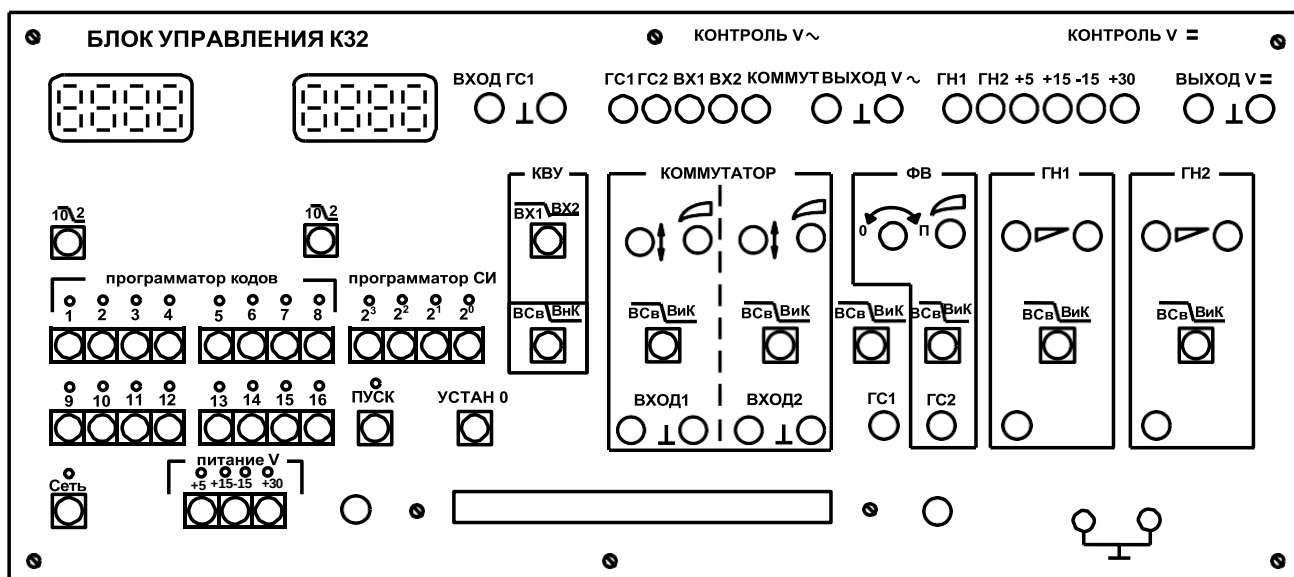
Комплект лабораторного оборудования типа К32

Комплект лабораторного оборудования К32 состоит из следующих составных частей (см. рис. на стр. 5): блока управления комплектом (БУК); блока мультиметра К32 (БМ К32) (далее мультиметр); устройства вспомогательного для осциллографов типа Л31 (далее генератор); кассеты устройств сменных (УС).



БУК состоит из следующих частей (см. рис. на стр. 6): передней панели (ПП); программатора серии импульсов (ПСИ); блока цифровой индикации (БЦИ); блока аналоговых сигналов (БАС); блока питания (БП).

Органы управления на ПП БУК объединены в группы согласно их функциональному назначению. Обозначение « $\overline{A} \mid B$ » у кнопок означает, что если кнопка не нажата, то выполняется функция А, а если нажата, то выполняется функция В.



Светодиоды над кнопками служат для индикации срабатывания кнопок – светодиоды светятся при нажатой кнопке (кроме кнопки «ПУСК») и сигнализации об исправности электрической цепи, которую коммутируют с помощью кнопочного переключателя. Кнопки под надписью «ПРОГРАММАТОР КОДОВ» служат для генерации комбинации сигналов «логический ноль» («0») – постоянного напряжения от 0 до 0.4 В – или «логическая единица» («1») – постоянного напряжения величиной от 2.4 до 5 В, генерация «1» происходит при нажатой кнопке, а «0» – при ненажатой. Кнопки « $\overline{10} \begin{smallmatrix} 2 \\ \hline \end{smallmatrix}$ » служат для выбора режима работы БЦИ. Кнопки «20», «21», «22», «23» под надписью «ПРОГРАММАТОР СИ» предназначены для набора двоичного кода количества импульсов в серии, генерируемой ГСИ, или номера канала прохождения импульсов (КПИ). Кнопка «ПУСК» служит для включения ГСИ. Кнопка «УСТАН 0» служит для установки ГСИ в исходное состояние. ПСИ предназначен для генерации пачек импульсов от одного до пятнадцати импульсов в серии с амплитудой от 2.4 до 5 В для коммутации цифровых сигналов, поступающих с плат сменных устройств на входы коммутатора и для генерации прямоугольных импульсов с амплитудой от 2.4 до 5 В.

Тема: Микросхемы и их функционирование

Лабораторная работа 1

Исследование работы логических элементов

Цель работы: исследовать функциональные возможности и изучить электрические свойства логических элементов.

Программа работы

1. Составить таблицы истинности исследуемых элементов.
2. Построить временные диаграммы работы.
3. Записать логические уравнения.
4. Определить типы исследуемых элементов.
5. Измерить с помощью мультиметра (осциллографа) напряжение логического нуля U_0 и логической единицы U_1 применяемых элементов.
6. Составить и защитить отчет по результатам проведенных исследований

Краткие сведения из теории

Булева алгебра оперирует двоичными переменными – логическим нулем 0 и логической единицей 1. Эти переменные используются для построения булевой или переключательной функции $f(x_1, x_2, \dots, x_N)$ относительно аргументов $x_1, x_2, \dots, x_N$, которая может принимать только два значения – 0 или 1. Логическая функция может быть задана словесно, алгебраическим выражением, таблицей истинности или временными диаграммами.

Устройства, выполняющие в аппаратуре логические операции, называют логическими элементами. Простейших логических операций три: отрицание (инверсия) или операция НЕ (описывается логической функцией $Y = X$); логическое умножение (конъюнкция) или операция И (описывается логической функцией $Y = X_1 X_2$); логическое сложение (дизъюнкция) или операция ИЛИ (описывается логической функцией $Y = X_1 + X_2$).

Булева алгебра базируется на нескольких аксиомах: аксиоме отрицания $0 = 1$ (ноль равен не единице, единица равна не нулю); аксиоме логического

умножения $0 \times 0 = 0$, $1 \times 0 = 0 \times 1 = 0$, $1 \times 1 = 1$; аксиоме логического сложения $0 + 0 = 0$, $1 + 0 = 0 + 1 = 1$, $1 + 1 = 1$.

На аксиомах основаны законы булевой алгебры: переместительный закон: $X_1 X_2 = X_2 X_1$, $X_1 + X_2 = X_2 + X_1$; сочетательный: $X_1(X_2 X_3) = X_2 X_1 X_3$, $X_1 + (X_2 + X_3) = X_2 + X_1 + X_3$; закон повторения: $X \times X = X$, $X + X = X$; закон обращения: если $X_1 = X_2$, то $\overline{X_1} = \overline{X_2}$; закон двойной инверсии: $\overline{\overline{X}} = X$; закон нулевого множества: $X \times 0 = 0$, $X + 0 = X$; закон универсального множества: $X + 1 = 1$, $X \times 1 = X$; закон дополнительности: $X \times \overline{X} = 0$, $X + \overline{X} = 1$; распределительный закон: $X_1(X_2 + X_3) = X_1 X_2 + X_1 X_3$, $X_1 + (X_2 X_3) = (X_1 + X_2)(X_1 + X_3)$; закон поглощения: $X_1 + X_1 X_2 = X_1$, $X_1(X_1 + X_2) = X_1$; закон склеивания: $X_1 X_2 + X_1 \overline{X_2} = X_1$, $(X_1 + X_2)(X_1 + \overline{X_2}) = X_1$; закон инверсии (Де Моргана): $\overline{X_1 X_2} = \overline{X_1} + \overline{X_2}$, $\overline{X_1 + X_2} = \overline{X_1} \times \overline{X_2}$.

Применение этих законов позволяет реализовать заданную логическую функцию на различных логических элементах.

В зависимости от вида выполняемой логической функции в обозначениях интегральных микросхем используют следующие типовые сочетания букв: ЛА – элемент И-НЕ; ЛИ – элемент И; ЛЕ – элемент ИЛИ-НЕ; ЛЛ – элемент ИЛИ; ЛП – прочие логические функции.

При графическом изображении логических элементов используют прямоугольник, в верхней части которого указывают символ функции: & – для И; 1 – для ИЛИ; =1 – для исключающего ИЛИ.

Входы показывают с левой стороны прямоугольника, выходы – с правой. Инверсные выходы и входы выделяют небольшим кружком у вывода. Выводы питания и общий обычно не показывают, либо подводят их к левой или правой стороне прямоугольника и обозначают звездочкой.

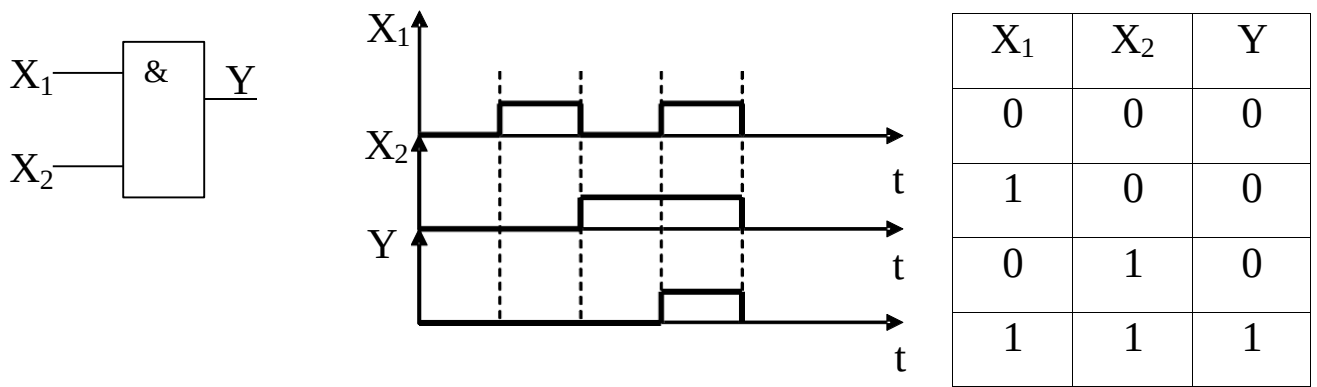


Рисунок 1.1 – Логический элемент И (а), временная диаграмма (б),
таблица истинности (в)

Описание лабораторной установки

Исследуемые микросхемы К155ЛЛ1, К155ЛА4, К155ЛН1, К155ЛП5, К155ЛЕ1 расположены на печатной плате сменного устройства (УС) №12 (далее по тексту УС-12), входящего в комплект лабораторного оборудования К32. Управляющие сигналы подаются с помощью кнопок программатора кодов (ПК), расположенных на лицевой панели БУК. Сигналы на входы микросхем задаются кнопками «1»...«4», «7»...«12» (см. рис. 1.2). Выходные сигналы отображаются на цифровом табло в двоичном коде или исследуются с помощью мультиметра.

Последовательность выполнения работы

1. Закрепить на кронштейне устройство сменное УС-12 и установить его в разъем Х4 универсальной лабораторной установки К32.
2. Включить питание установки нажатием кнопки «СЕТЬ».
3. Включить питание УС-12, нажав кнопку «+5 В».
4. Переключатели 10/2 под цифровыми индикаторами установить в положение «2», при котором индицируется информация в двоичном коде.

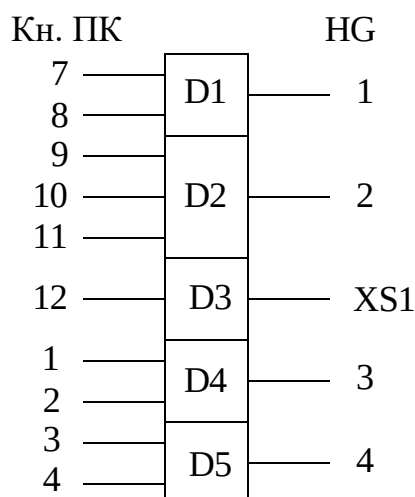


Рисунок 1.2 – Функциональная схема установки для исследования логических элементов

5. Определить логические элементы, подавая на входы элементов D1, D2, D4, D5 различные комбинации нулей и единиц программатором кодов. Результаты исследования представить в таблице истинности и на временной диаграмме (пример показан на рисунке 1.1).

6. Для определения уровней выходного сигнала (напряжения логического нуля U0 и логической единицы U1) элемента D3 (рисунок 1.2) необходимо:

а) подключить сигнальный вход мультиметра к гнезду XS1, расположенному на плате;

б) общий вход мультиметра подключить к любой клемме заземления на установке К32;

в) перевести мультиметр в режим измерения по постоянному току, подключить входной кабель мультиметра к входу V и измерить напряжение при нажатой и отжатой кнопке «12» программатора кодов установки.

7. По завершении работы отжать кнопки «Сеть» и «+5В», вынуть УС-12 из разъема БУК.

Содержание отчета

В соответствии с общими требованиями отчет должен содержать:

- тему и цель лабораторной работы;
- программу работы;
- принципиальные схемы исследованных логических элементов;
- логические уравнения, таблицы истинности и временные диаграммы их работы.

Контрольные вопросы к защите лабораторной работы

1. Для каких целей применяют логические элементы?
2. Чем отличаются принципиальные схемы логических элементов, реализующих функции?
3. Как реализовать схему «тождественное ИЛИ» на элементах типа 2ИЛИ-НЕ либо 2И-НЕ?
4. Чем отличается ТТЛ от МОП-логики?

Тема: Простейшие логические элементы

Лабораторная работа 2

«Исследование работы комбинационных логических цепей»

Цель работы: исследовать функциональные возможности и изучить электрические свойства логических цепей, собранных на элементах типа 2ИЛИ, 2И–НЕ, 2ИЛИ–НЕ при различных комбинациях входных сигналов.

Программа работы

1. Экспериментально исследовать функциональные возможности логических цепей и заполнить для различных комбинаций входных сигналов таблицы истинности.
2. Записать логическое уравнение для каждой исследуемой цепи.
3. Упростить логические уравнения.
4. Составить и защитить отчет по результатам проведенных исследова-

ний с представлением принципиальных схем, логических уравнений комбинационных схем и временных диаграмм работы схем.

Краткие сведения из теории

Комбинационные логические цепи применяют для реализации сложных переключательных функций, когда выходной сигнал зависит от конъюнкции и дизъюнкции ряда входных сигналов. При этом максимальное число последовательных включенных логических элементов определяет порядок комбинационной цепи.

Время задержки срабатывания комбинационной цепи большого порядка определяется суммарной инерционностью последовательно включенных логических элементов. Например, в четырехъярусной комбинационной цепи задержка срабатывания равна четырехкратному времени задержки одного логического элемента.

Сложность логической функции (и отсюда сложность и высокая стоимость реализующей ее схемы) пропорциональны числу операций и числу вхождений переменных или их отрицаний. Поэтому логические функции всегда преобразуются (но не громоздкими выкладками с помощью аксиом и теорем!) специальными методами минимизации.

Для функции с небольшим числом переменных (до 5...6) наиболее употребительным методом минимизации является метод карт Карно. На рисунке 2.1 представлен пример карты Карно для функции из четырех аргументов.

Минтермы логических функций отмечаются единицами в соответствующих клетках карты. На основании закона дистрибутивности и теорем два минтерма, находящиеся в соседних клетках, могут быть заменены одним логическим произведением, содержащим на одну переменную меньше. Если соседними являются две пары минтермов, то такая группа из четырех минтермов может быть заменена конъюнкцией, которая содержит на две переменные меньше.

AB C D	00	01	11	10
00				
01				
11				
10				

Рисунок 2.1 – Карта Карно функции четырех переменных

Описание лабораторной установки

Исследуемые микросхемы К155ЛЕ1 (D1), К155ЛН1 (D2), К155ЛЛ1 (D3) и К155ЛА3 (D4) расположены на печатной плате сменного устройства УС-13, входящего в комплект лабораторного оборудования К32. Управляющие сигналы подаются с помощью кнопок программатора кодов (ПК), расположенных на лицевой панели БУК. Информационные сигналы задаются с помощью кнопок «1»...«12», а выходные сигналы отображаются на левом цифровом табло в двоичном коде (рисунки 2.2 и 2.3).

Последовательность выполнения работы

1. Закрепить на кронштейне устройство сменное УС-13 и установить его в разъем Х4 универсальной лабораторной установки К32.
2. Включить питание установки нажатием кнопки «СЕТЬ» и питание УС-13, нажав кнопку «+5 В».
3. Исследовать логические цепи (рисунки 2.2 и 2.3), заполнить таблицы истинности, записать по ним логические функции, представляющие собой логическую сумму минтермов, минимизировать их.

Кн. ПК

HG

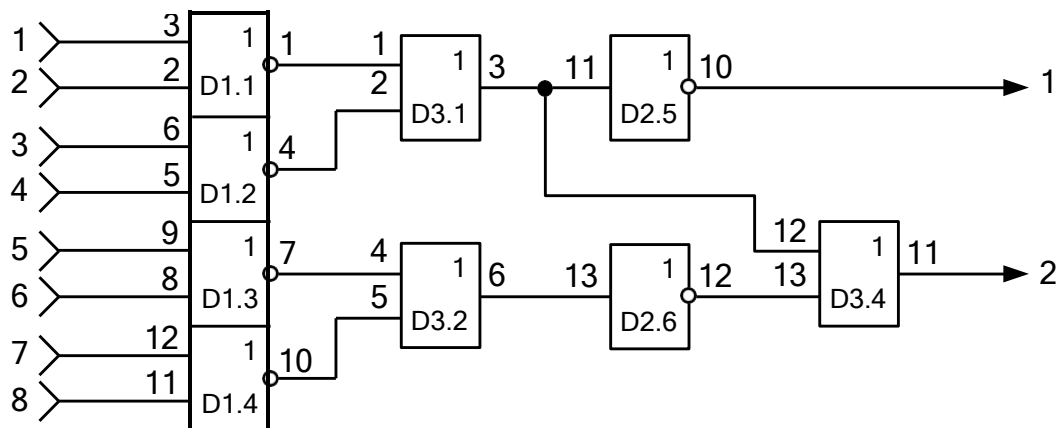


Рисунок 2.2 – Функциональная схема 1 установки для исследования комбинационных логических цепей

Кн. ПК

HG

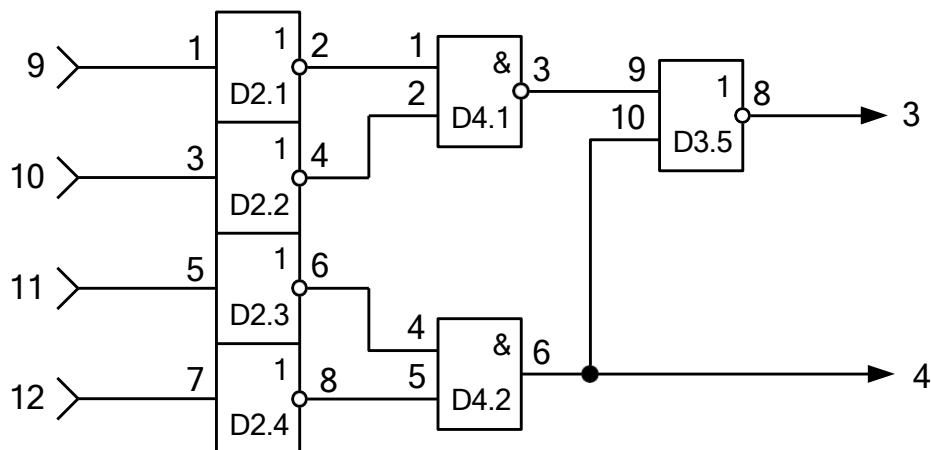


Рисунок 2.3 – Функциональная схема 2 установки для исследования комбинаций логических ИС

4. Полученные таким образом логические уравнения преобразовать к необходимому для реализации виду. Построить временные диаграммы полученных после минимизации логических схем.

Содержание отчета

В соответствии с общими требованиями отчет должен содержать:

- тему и цель лабораторной работы;
- программу работы;
- принципиальные схемы исследованных логических цепей;

– логические уравнения, таблицы истинности и временные диаграммы их работы.

Контрольные вопросы к защите лабораторной работы

1. Для каких целей применяют комбинационные логические цепи?
2. Назовите и охарактеризуйте существующие методы минимизации логических функций.
3. Как рассчитывается время задержки комбинационной логической цепи.
4. По заданным преподавателем сигналам на входах схем (рисунок 2.2 и 2.3) проследить изменения сигналов на выходах каждого логического элемента.

Тема: Простейшие логические элементы

Лабораторная работа 3 «Исследование работы триггеров»

Цель работы: исследовать функциональные возможности и изучить электрические свойства триггеров разных типов.

Программа работы

1. Изучить принципы действия исследуемых триггеров.
2. Согласно результатам эксперимента составить таблицу истинности, построить временные диаграммы работы и записать логические уравнения для каждого триггера.
3. Определить логические уровни и фронты срабатывания исследуемых триггеров по разным входам.

Краткие сведения из теории

На основании двух или нескольких логических элементов, охваченных положительной обратной связью, строят триггеры, которые используют либо для запоминания информации, либо для счета количества импульсов. В зависимости от режима работы триггеры разделяют на асинхронные и синхронные (тактируемые).

Простейший асинхронный триггер содержит два входа: S, R и два выхода: прямой Q и инверсный $\bar{Q}$. Вход S (от английского set – установка) служит для установки триггера в единичное состояние ($Q = 1, \bar{Q} = 0$), а вход R (от английского reset – возврат) триггер устанавливается в состояние 0. Комбинация нулевых сигналов на входах не изменяет состояния триггера. При одновременной подаче сигналов логической единицы на R- и S- входы на обоих выходах будут наблюдаться одинаковые сигналы, т. е. устройство утрачивает функцию триггера, поэтому такое состояние называют неопределенным или запрещенным.

Для исключения неопределенного состояния в триггер вводят дополнительный вход синхронизации C и усложняют структуру построения, т. е. делают триггер двухступенчатым, обеспечивая срабатывание одной ступени по переднему, а второй ступени – по заднему фронту входного сигнала. К устройствам такого типа относятся D- и JK-триггеры.

D-триггер в отличие от RS-триггера имеет для установки только один D-вход. При этом после подачи сигнала на C-вход в такте (n+1) на выходе Q устанавливается сигнал, аналогичный сигналу на D-входе в предыдущем такте n. Таким образом, D-триггер (от английского delay – задержка) на один такт синхронизации задерживает информацию, существующую на входе D. Его работа описывается уравнением $Q_{n+1} = D_n$.

Описание лабораторной установки

Исследуемые схемные соединения расположены на печатной плате сменного устройства УС-12, входящего в комплект лабораторного оборудования К32. Управляющие сигналы подаются с помощью кнопок программатора кодов (ПК), расположенных на лицевой панели БУК. Входные сигналы для схемы № 1 подаются кнопками «1» и «2», а для схемы № 2 – кнопки «3» и «4» (рисунок 3.1). Выходные сигналы отображаются на правом цифровом табло в двоичном коде.

Последовательность выполнения работы

1. Закрепить на кронштейне устройство сменное УС-12 и установить его в разъем Х4 универсальной лабораторной установки К32.
2. Включить питание установки нажатием кнопки «СЕТЬ» и питание УС-12, нажав кнопку «+5 В».
3. Переключатели 10/2 под цифрами индикаторами установить в положение «2», при котором индицируется информация в двоичном коде.

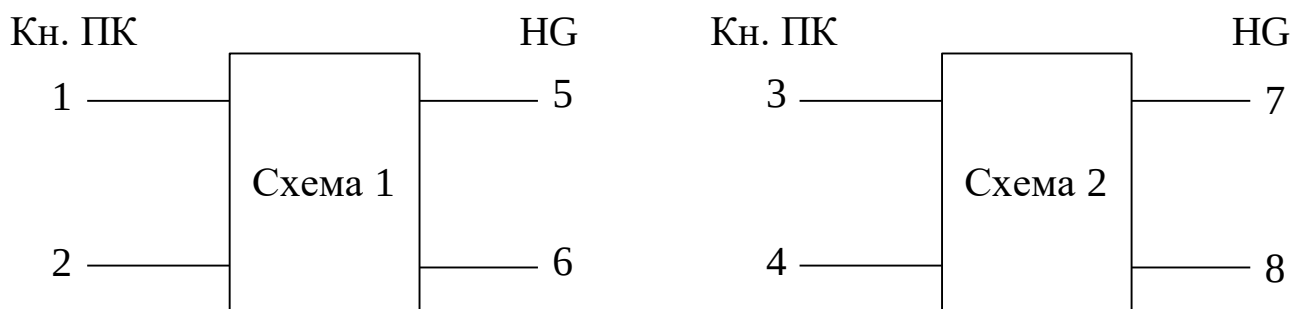


Рисунок 3.1 – Функциональная схема установки для исследования триггеров

Таблица 3.1

Вход схемы 1		Выход схемы 1	
1	2	HG5	HG6
1	0		
1	1		
0	1		
1	1		
1	0		
0	0		
1	1		
0	0		
1	1		

Таблица 3.2

Вход схемы 2		Выход схемы 2	
3	4	HG5	HG6
1	1		
1	0		
0	0		
0	1		
0	0		
1	0		

4. Заполнить таблицы 3.1 и 3.2 для схем №1 и №2 соответственно и по результатам работы схем определить тип триггера. Изобразить в отчете каждый исследованный триггер.

5. По завершении работы отжать кнопки «Сеть» и «+5В», вынуть УС из разъема БУК.

Содержание отчета

В соответствии с общими требованиями отчёт должен содержать:

- тему и цель лабораторной работы;
- программу работы;
- принципиальные схемы исследованных триггеров с указанием входов;
- таблицы истинности и временные диаграммы их работы.

Контрольные вопросы к защите лабораторной работы

1. Какое состояние являются неопределённым для RS-триггера?
2. Чем синхронные триггеры отличаются от асинхронных?
3. По какому фронту срабатывает триггер?
4. Где расположены цепи положительной обратной связи в исследованных триггерах?
5. Назначение и виды триггеров.

Тема: Микросхемы и их функционирование

Лабораторная работа 4

Исследование работы реверсивных счетчиков импульсов

Цель работы: исследовать функциональные возможности двоично-десятичных счетчиков импульсов.

Программа работы

1. Исследовать функциональные возможности двоично-десятичного счетчика импульсов в режиме установки нуля и в счетном режиме.
2. Составить временные диаграммы работы двоично-десятичного счетчика импульсов.
3. Исследовать функциональные возможности двоично-десятичного счетчика импульсов типа К555ИЕ6 в режимах установки нуля, предвари-

тельной записи информации, прямого и обратного счета импульсов.

4. Исследовать функциональные возможности двоичного счетчика импульсов типа К555ИЕ7 в режимах установки нуля, предварительной записи информации, прямого и обратного счета импульсов.

5. Построить временные диаграммы работы исследованных счетчиков в режимах суммирования и вычитания количества входных импульсов.

6. Пояснить принцип действия исследованных счетчиков при различных комбинациях входных сигналов.

7. Составить и защитить отчет по лабораторной работе.

Краткие сведения из теории

Последовательностное цифровое устройство, обеспечивающее хранение слова информации и выполнение над ним микрооперации счета, называется счетчиком.

По способу кодирования внутренних состояний счетчики делятся на двоичные, двоично-десятичные, счетчики Джонсона и др.

Цифровые счетчики, работающие в двоично-десятичном коде, предназначены для суммирования количества входных импульсов в течение фиксированного интервала времени с последующим выводом результата через дешифратор на индикаторные устройства.

В ТТЛ-микросхемах двоично-десятичных счетчиков используют обычно 4 триггера, первый из которых делит частоту входного сигнала на 2, а на трех других триггерах выполняется деление частоты в 5 раз. При соединении выхода первого триггера с входом второго на выходах счетчика формируется 4 разряда двоично–десятичного кода 1-2-4-8. При последовательном подключении двух микросхем двоично–десятичных счетчиков формируются 8 разрядов двоично-десятичного кода (1-2-4-8-10-20-40-80) и т. д.

Реверсивные счетчики предназначены для суммирования либо вычитания количества импульсов, подаваемых на счетный вход. По принципу действия реверсивные счетчики разделяют на синхронные и асинхронные. В

синхронных счетчиках входной импульс поступает одновременно на входы синхронизации всех триггеров, входящих в структуру счетчика, поэтому срабатывание этих триггеров происходит одновременно либо по переднему, либо по заднему фронту входного импульса. В асинхронных счетчиках срабатывание каждого последующего триггера, входящего в структуру счетчика, происходит только после переключения предыдущего. Вследствие этого происходит накапливание времени задержки срабатывания, и в N-разрядном счетчике задержка срабатывания N-го разряда в $(N - 1)$ раз больше задержки срабатывания первого разряда счетчика.

Для расширения функциональных возможностей кроме счетного входа в микросхемах реверсивных счетчиков используют входы установки (сброса), предварительной записи и вход переключения направления счета (суммирования либо вычитания). При подаче управляющего сигнала на вход реверсивного счетчика устанавливаются уровни логического нуля независимо от комбинации сигналов на других входах. При подаче управляющего сигнала на вход предварительной записи (вход предустановки или V-вход) на выходах счетчика появляется информация, аналогичная той, которая была подана на D-входы (информационные входы) счетчика.

Особенностью временных диаграмм работы реверсивного счетчика является срабатывание триггера старшего разряда по заднему фронту выходного импульса триггера младшего разряда в режиме суммирования и наоборот (срабатывание триггера старшего разряда по переднему фронту выходного импульса триггера младшего разряда в режиме вычитания).

Выпускаемые микросхемы реверсивных счетчиков имеют, как правило, 4 разряда (двоичных либо двоично-десятичных). Увеличение разрядности счетчиков выполняют за счет последовательного соединения микросхем. При этом счетные входы последующей микросхемы подключают к выходам переполнения предыдущей микросхемы счетчика.

Микросхемы K155ИЕ6 и K155ИЕ7 –четырёхразрядные реверсивные

счетчики, аналогичные по структуре. Счетчик ИЕ6 (рисунок 4.1, а) – двоично-десятичный, а счетчик ИЕ7 (рисунок 4.2, б) – двоичный. Импульсные тактовые входы для счета на увеличение Cu (вывод 5) и на уменьшение Cd (вывод 4) в этих микросхемах отдельные. Состояние счетчика меняется по положительным перепадам тактовых импульсов от низкого уровня к высокому на каждом из этих тактовых входов.

Для упрощения построения счетчиков с числом разрядов, превышающим четыре, обе микросхемы имеют выходы окончания счета на увеличение (Tcu , вывод 12) и на уменьшение (TCd , вывод 13). От этих выходов берутся тактовые сигналы переноса и заема для последующего и от предыдущего четырехразрядного счетчика. Дополнительной логики при последовательном соединении этих счетчиков не требуется: выходы Tcu и TCd предыдущей микросхемы присоединяются к выводам Cu и Cd последующей. По входам разрешения параллельной загрузки PE и сброса R запрещается действие тактовой последовательности и даются команды загрузки четырехразрядного кода в счетчик или его сброса.

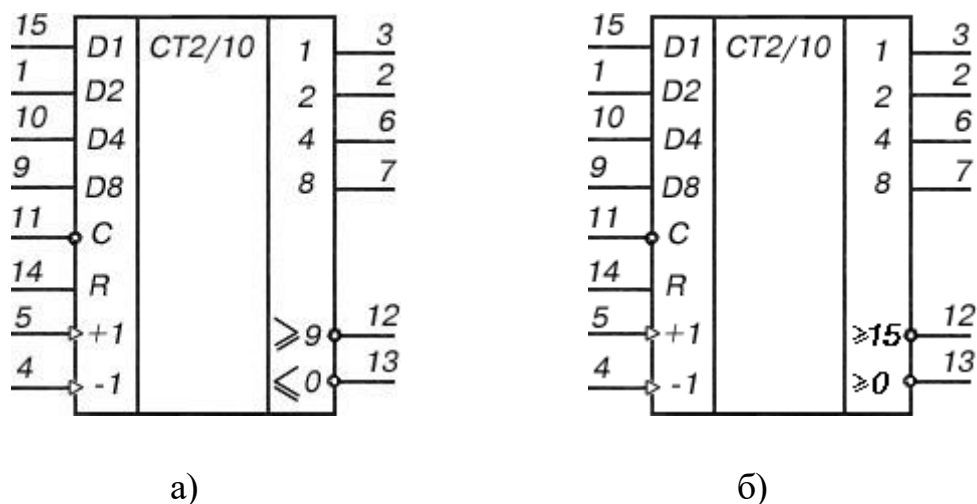


Рисунок 4.1 – Счетчики K155IE (а) и K155IE7 (б)

В микросхемах ИЕ6 и ИЕ7 счетчики основаны на четырех двухступенчатых триггерах «мастер-помощник». Десятичный счетчик отличается от

двоичного внутренней логикой, управляющей триггерами. Счетчики можно переводить в режимы сброса, параллельной загрузки, а также синхронного счета на увеличение и уменьшение.

Если на вход C_d подается импульсный перепад от низкого уровня к высокому (дается команда на уменьшение – down), от содержимого счетчика вычитается 1. Аналогичный перепад, поданный на входе C_u , увеличивает (up) счет на 1. Если для счета используется один из этих входов, на другом тактовом входе следует зафиксировать напряжение высокого логического уровня. Первый триггер счетчика не может переключиться, если на его тактовом входе зафиксировано напряжение низкого уровня. Во избежание ошибок менять направление счета следует в моменты, когда запускающий тактовый импульс перешел на высокий уровень, т. е. во время плоской вершины импульса.

На выходах T_{cu} (окончание счета на увеличение, вывод 12) и T_{Cd} (окончание счета на уменьшение, вывод 13) нормальный уровень высокий. Если счет достиг максимума (цифра 9 для ИЕ6 и 15 для ИЕ7), с приходом следующего тактового перепада на вход C_u от высокого уровня к низкому (более 9 или более 15) на выходе T_{cu} появится низкое напряжение. После возврата напряжения на тактовом входе C_u к высокому уровню напряжение на выходе T_{Cd} останется низким еще на время, соответствующее двойной задержке переключения логического элемента ТТЛ.

Аналогично на выходе T_{Cd} появляется напряжение низкого уровня, если на вход C_u пришел счетный перепад низкого уровня. Импульсные перепады от выходов T_{cu} и T_{Cd} служат, таким образом, как тактовые для последующих входов C_u и C_d при конструировании счетчиков более высокого порядка. Такие многокаскадные соединения счетчиков ИЕ6 и ИЕ7 не полностью синхронные, поскольку на последующую микросхему тактовый импульс передается с двойной задержкой переключения.

Если на вход разрешения параллельной загрузки S (вывод 11) подать

напряжение низкого уровня, то код, зафиксированный ранее на параллельных входах D1...D8 (выводы 15, 1, 10 и 9), загружается в счетчик и появляется на его выходах 1, 2, 4, 8 (выводы 3, 2, 6 и 7) независимо от сигналов на тактовых входах. Следовательно, операция параллельной загрузки – асинхронная.

Параллельный запуск триггеров запрещается, если на вход сброса R (вывод 14) подано напряжение высокого уровня. На всех выходах Q установится низкий уровень. Если во время (и после) операций сброса и загрузки придет тактовый перепад (от Н к В), микросхема примет его как счетный.

Счетчики K155ИЕ6 (74192) и K155ИЕ7 (74193) потребляют ток 102 мА. Маломощные варианты этих микросхем с переходами Шотки имеют ток потребления 34 мА. Максимальная тактовая частота 25 МГц, время задержки распространения сигнала от входа С_и до выхода Т_{си} 26 нс, аналогичные задержки от входа С до выхода 8 составляют 40 нс. Время действия сигнала сброса (от входа R до выходов) 35 нс.

На рисунке 4.2,а показана диаграмма работы десятичного счетчика ИЕ6, где обозначены логические переходы сигналов при счете на увеличение и уменьшение. Кольцевой счет возможен в пределах 0...9, остальные шесть состояний триггерам запрещены. Кольцо счета для двоичного счетчика ИЕ7 внутренних запретов не имеет (смотрите рисунок 4.2,б).

Описание лабораторной установки

Исследуемые микросхемы K155ИЕ6 (D2) и K155ИЕ7 (D3) расположены на печатной плате сменного устройства УС-16, входящего в комплект лабораторного оборудования К32. Управляющие сигналы подаются с помощью кнопок программатора кодов (ПК) и программатора серии импульсов (ПСИ), расположенных на лицевой панели БУК. Выбор микросхемы D2 или D3 осуществляется кнопками «14» и «16» (рисунок 4.3). Сигналы на информационные входы микросхем для параллельной загрузки данных задаются кнопками «1» ÷ «4», а запись информации для обеих микросхем кнопкой «9».

Сброс содержимого счетчика D2 осуществляется кнопкой «10», а счетчика D3 – кнопкой «11». Выходные сигналы индицируются на левом табло в двоичном коде.

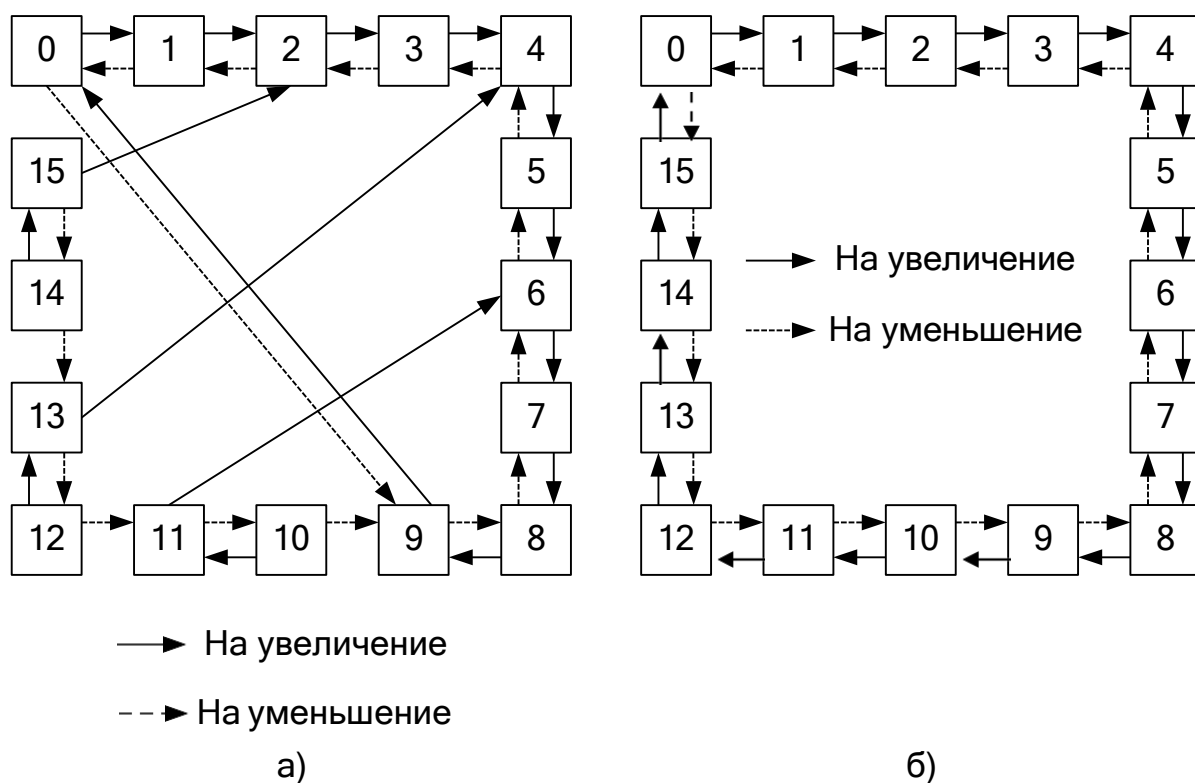


Рисунок 4.2 – Диаграммы работы счетчиков ИЕ6 (а), ИЕ7 (б)

Последовательность выполнения работы

1. Закрепить на кронштейне устройство сменное УС-16 и установить его в разъем Х4 универсальной лабораторной установки К-32.
2. Включить питание установки нажатием кнопки «СЕТЬ» и питание УС-16, нажав кнопку «+5 В».
3. При исследовании реверсивных счетчиков D2, D3 (см. рис. 4.2) управляющие сигналы подавать нажатием кнопок «1»...«4», «9», «10», «11», «14» и «16» программатора кодов. Нажатое состояние кнопок соответствует сигналам логической 1. Информация с выходов счетчиков D2, D3 через элемент D4 выводится в двоичном коде на 4, 3 и 2 разряды левого инди-

катора установки К32 и одновременно в десятичном коде – на 8 и 7 разряды правого индикатора.

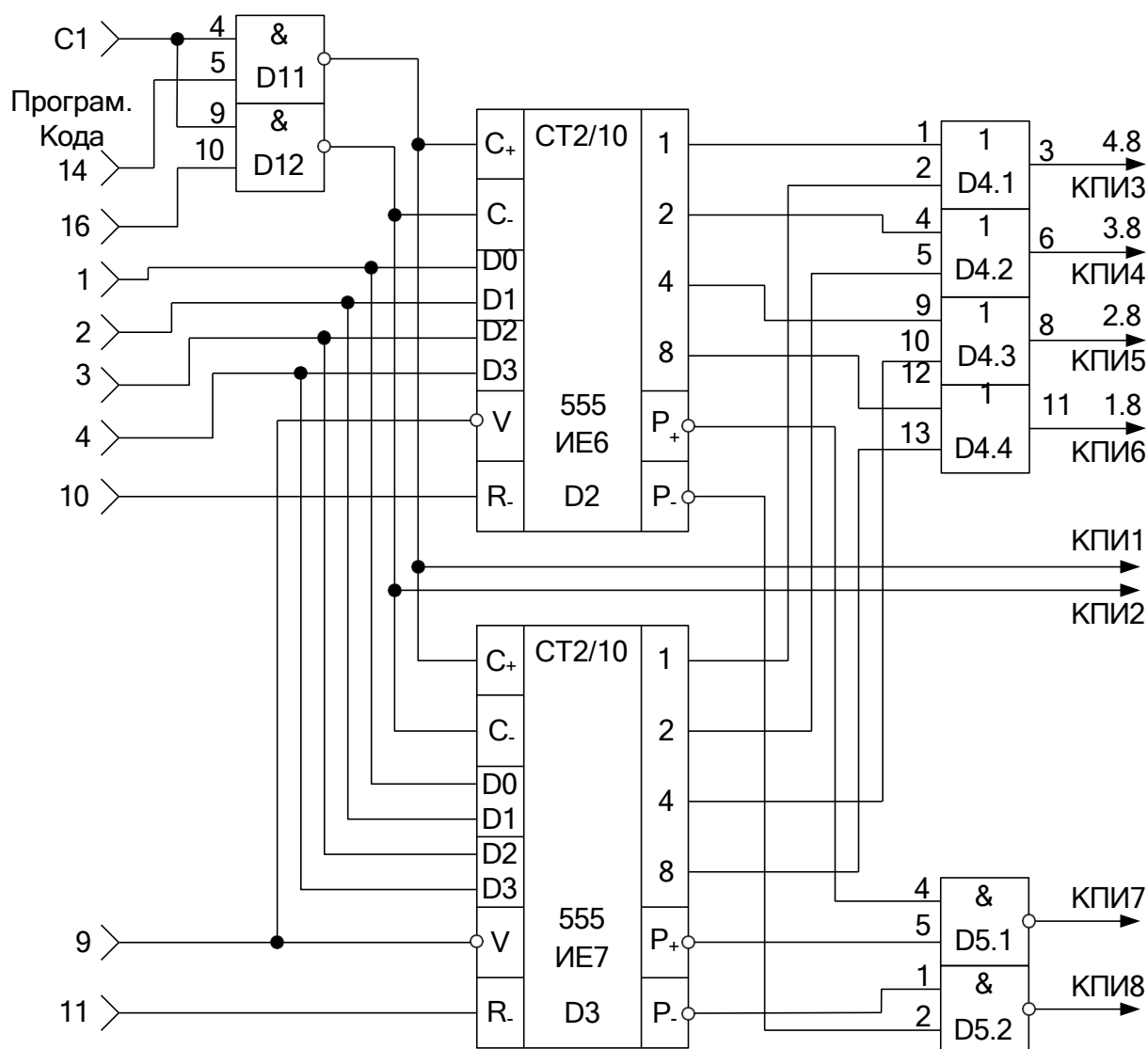


Рисунок 4.3 – Функциональная схема установки для исследования реверсивных счетчиков импульсов

4. Для обеспечения работы счетчика в счетном режиме необходимо подавать логическую 1 на V-входы счетчиков и серию импульсов от ПСИ на вход С1.

5. Суммирование или вычитание входных импульсов выполняется в микросхемах К555IE6, К555IE7 при их подаче на отдельные входы (на

«С+» – при суммировании и на «С–» – при вычитании). В процессе исследований необходимо исключать одновременное прохождение счетных импульсов через элементы 2И–НЕ D1.1, D1.2, так как в этом случае не обеспечивается работа элементов D2, D3 в счетном режиме.

6. Исследовать работу микросхем во всех четырех режимах. Числа задает преподаватель. Построить временные диаграммы работы микросхем.

7. По завершении работы отжать кнопки «Сеть» и «+5В», вынуть УС-16 из разъема БУК.

Содержание отчета

В соответствии с общими требованиями отчет должен содержать:

- тему и цель лабораторной работы;
- программу работы;
- принципиальные схемы с указанием на них номеров задействованных кнопок программатора кодов и ПСИ;
- временные диаграммы работы счетчиков;
- выводы с пояснениями принципа действия счетчиков.

Контрольные вопросы к защите лабораторной работы

1. Для каких целей используют двоично-десятичные, а для каких реверсивные счетчики импульсов?

2. Сколько микросхем двоично-десятичных счетчиков необходимо для счета 9765 импульсов?

3. По какому фронту срабатывает исследованный двоичный счетчик в режиме суммирования?

4. По какому фронту срабатывает исследованный двоично-десятичный счетчик в режиме вычитания?

5. При каком логическом уровне сигнала на V-входе элемента D3 происходит запись информации в счетчик?

6. В каком режиме (суммирования или вычитания) будет работать элемент D2 при одновременной подаче логической единицы на вход 5 элемента

D1.1 и вход 10 элемента D1.2 (рисунка 4.2)?

7. Нарисуйте схему последовательностного соединения элементов D2, D3 для увеличения количества разрядов счетчика.

8. Чем модулируется яркость свечения светодиодных индикаторов?

Тема: Более сложные логические элементы

Лабораторная работа 5

Исследование работы счетчиков и дешифраторов

Цель работы: исследовать функциональные возможности дешифраторов и светодиодных семисегментных индикаторов при различных режимах работы.

Программа работы

1. Составить уравнение преобразования дешифратора для одного из его выходов ($a - f$).

2. Исследовать работу семисегментного светодиодного индикатора. По результатам исследований составить принципиальную схему индикатора на основе семи светодиодов.

3. Составить и защитить отчет по лабораторной работе.

Краткие сведения из теории

Для преобразования выходного двоично-десятичного кода счетчиков в сигналы управления семисегментным индикатором используют специальные преобразователи кодов – дешифраторы.

Таблица истинности дешифратора двоично-десятичного кода в семичисленный код представлена таблицей 5.1.

К особенности дешифраторов, согласованных по выходу с семисегментными светодиодными индикаторами, относится наличие дополнительного S-входа, применяемого для импульсного управления яркостью индикатора (при $S = 0$ индикатор погашен). Обычно в светодиодном индикаторе используют 8 арсенид-галлиевых светодиодов, один из которых индицирует символ запятой. А остальные 7 служат для формирования цифр от 0 до 9 из

сегментов «а»...«g», обозначения которых представлено на рисунке 5.1.

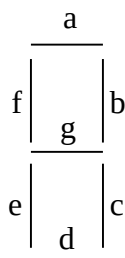


Рисунок 5.1 – Семисегментный светодиодный индикатор

Таблица 5.1 – Таблица истинности дешифратора

Входной код 8×4×2×1 (D C B A)	Код на выходах дешифратора							Символ на индикаторе
	a	b	c	d	e	f	g	
0000	1	1	1	1	1	1	0	0
0001	0	1	1	0	0	0	0	1
0010	1	1	0	1	1	0	1	2
0011	1	1	1	1	0	0	1	3
0100	0	1	1	0	0	1	1	4
0101	1	0	1	1	0	1	1	5
0110	1	0	1	1	1	1	1	6
0111	1	1	1	0	0	0	0	7
1000	1	1	1	1	1	1	1	8
1001	1	1	1	1	0	1	1	9

Для зажигания отдельного сегмента через данный светодиод необходимо пропустить ток порядка 10 мА, при протекании которого на светодиоде формируется падение напряжения около 1,5 В. Для ограничения тока питания от источника +5 В последовательно с каждым светодиодом семисегментного индикатора включают резистор с сопротивлением 300 Ом.

При использовании различных микросхем дешифраторов и светодиодных индикаторов схемы подключения индикаторов также отличаются друг от друга. В частности, если в индикаторе применить светодиоды с объединенными анодами и отдельными выводами катодов, то общую

анодную цепь подключают к цепи питания +5 В, а для зажигания сегментов на выходах дешифратора формируют нулевой логический сигнал. В случае применения индикаторов с объединенными катодами светодиодов и отдельными анодными цепями на выходах дешифратора для зажигания сегментов формируют сигнал логической единицы, а катодную цепь светодиодов соединяют с нулевой цепью.

Дешифрацию сигналов по каждому выходу «а»...«g» выполняют в соответствии с логическим уравнением в зависимости от комбинации входных сигналов. Для составления логического уравнения используют таблицу истинности. Например, для сегмента «g» логическое уравнение имеет вид:
$$\bar{g} = \overline{ABCD} + \overline{ABCD} + \overline{ABCD}.$$

Описание лабораторной установки

Исследуемые микросхемы К155ИЕ2 (D7, D8) и КР514ИД2 (D9, D10), полупроводниковые цифровые индикаторы АЛС324Б (HG1, HG2) расположены на печатной плате сменного устройства УС-16, входящего в комплект лабораторного оборудования К32. Управляющие сигналы подаются с помощью кнопок «1»...«7», «10», «15», «16» программатора кодов (ПК). Тактовые импульсы подаются с помощью программатора серии импульсов (ПСИ). Вывод информации с выходов дешифратора D9 на индикатор HG1 производится через элементы D11, D12, применение которых позволяет реализовать выключение отдельных сегментов светодиодного индикатора HG1. Выходные сигналы индицируются на третьем и четвертом индикаторах левого цифрового табло в десятичном коде и на правом цифровом табло в двоичном коде.

Последовательность выполнения работы

1. Закрепить на кронштейне устройство сменное УС-16 и установить его в разъем Х4 универсальной лабораторной установки К32.
2. Включить питание установки нажатием кнопки «СЕТЬ» и питание УС-16, нажав кнопку «+5 В».

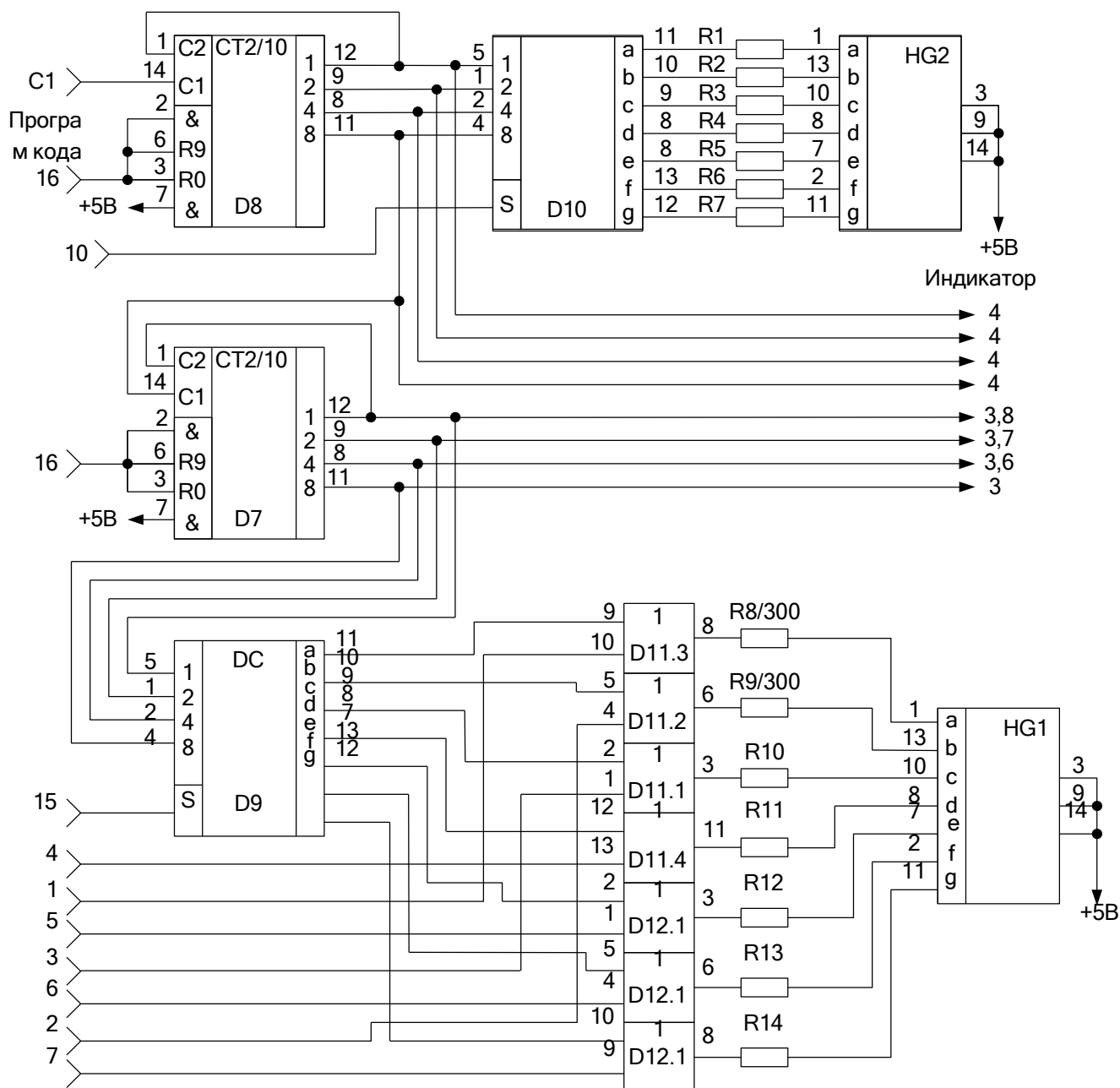


Рисунок 5.2 – Функциональная схема установки для исследования счетчиков импульсов и дешифраторов

3. Переключатель 10/2, расположенный под первым (левым) индикаторным табло, установить в положение «10», при котором индицируется информация в двоичном коде; второй переключатель установить в положение «2», при котором индицируется информация в десятичном коде.

4. Подать последовательно серии импульсов и заполнить таблицу 5.2. Последовательность серий импульсов задает преподаватель.

5. Используя конечный результат предыдущего пункта, получить на индикаторе HG1 буквы шестнадцатеричной системы счисления (A...F). Заполнить таблицу 5.3.

6. По завершении работы отжать кнопки «Сеть» и «+5В», вынуть УС из разъема БУК.

Содержание отчета

В соответствии с общими требованиями отчет должен содержать:

- тему и цель лабораторной работы;
- программу работы;
- принципиальные схемы с указанием на них номеров задействованных кнопок программатора кодов и ПСИ;
- выводы с пояснениями принципа действия счетчиков и дешифраторов при различных комбинациях входных сигналов;
- уравнение преобразования для одного из семи выходов дешифратора.

Таблица 5.2 – Таблица результатов исследования дешифраторов

Серии импульсов	HG1							HG2						
	a	b	c	d	e	f	g	a	b	c	d	e	f	g

Таблица 5.3 – Таблица результатов исследования цифровых индикаторов

Значение	HG1							Кнопки ПК						
	a	b	c	d	e	f	g	1	2	3	4	5	6	7
A														
B														
C														
D														
E														
F														
G														

Контрольные вопросы к защите лабораторной работы

1. Чем модулируется яркость свечения светодиодных индикаторов?
2. Для чего выходы 12 микросхем D8, D7 соединены с входами 1 (рисунок 5.2)?
3. Какую функцию выполняют резисторы R1...R14 (рисунок 5.2)?
4. Какие выводы светодиодов (аноды или катоды) объединены в светодиодных индикаторах HG1, HG2?
5. Какой сигнал управления (логические 0 или 1) используется для зажигания сегмента светодиодного индикатора HG1?
6. Можно ли использовать выходы «1»...«7» программатора кода для модуляции свечения индикатора HG1?

Тема: Более сложные логические элементы

Лабораторная работа 6

Исследование работы селектора-мультиплексора

Цель работы

Цель работы: Исследовать работу мультиплексоров со стробированием и без стробирования.

Программа работы

1. Исследовать функциональные возможности селектора-

мультиплексора данных на 8 каналов K155КП5.

2. Реализовать на мультиплексоре функцию алгебры логики трех переменных. Построить временные диаграммы работы исследованной микросхемы.

3. Исследовать функциональные возможности селектора-мультиплексора данных на 8 каналов со стробированием K155КП7. Построить временные диаграммы работы лабораторной установки.

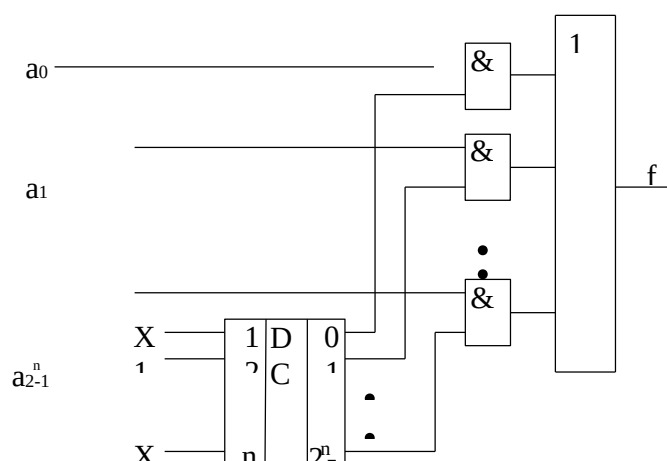
4. Составить и защитить отчет по результатам исследований, в котором должны быть приведены принципиальные схемы, временные диаграммы, таблицы с результатами выполнения работы и выводы с пояснением принципа действия микросхем.

Краткие сведения из теории

Мультиплексор – это комбинационное логическое устройство, предназначенное для управляемой передачи данных, которые поступают по нескольким входам, на один выход. Выбор того или иного входа осуществляется в соответствии с поступающим кодом адреса (рисунок 6.1). Согласно определению мультиплексор имеет две группы входов (информационные и адресные) и один выход. Код, подаваемый на адресные входы, определяет, какой из информационных входов в данный момент подключен к выходному выводу. Если число адресных входов равно n , то число информационных входов может быть равно 2^n . Если на входы данных $a_0, a_1, \dots, a_{2^n-1}$ подать двоичный вектор, соответствующий столбцу значений заданной функции f в таблице истинности, а на адресные входы – значения переменных, то мультиплексор реализует функцию $f(x_0, x_1, \dots, x_n)$. Пример реализации функции трех переменных по таблице истинности представлен на рисунке 6.2.

Мультиплексор КП7 имеет восемь информационных входов D0 – D7, три адресных входа 1, 2, 4 и вход стробирования S (рисунок 6.3,а). У микросхемы два выхода – прямой и инверсный. Если на входе стробирования лог.

Стробирование (англ. strobing, от strobe – посылать избирательные импульсы, от греч. strobos – кружение, беспорядочное движение) – метод выделения некоторого интервала на временной оси, шкале частот и т.п. для увеличения вероятности обнаружения полезных сигналов на фоне помех. Стробирование находит применение главным образом в радиолокации – в системах поиска, сопровождения по дальности или по угловым координатам, при определении скорости цели. Так, если при определении дальности до цели с помощью импульсной радиолокационной станции известен интервал времени прихода импульса, отражённого от цели, t_n (т.е. с точностью t_n известно положение цели), то достаточно принимать отражённые импульсы (сигналы) лишь в течение этого времени, открывая вход приёмника стробирующим импульсом (стробом) длительностью t_n , а остальное время держать приёмник «закрытым». В результате значительно снизится общий эффект действия помех и повысится помехозащищённость системы.



34

Стробирование применяют также в телевидении, вычислительной технике и т.д. – в системах, где необходимы выделение сигнала на фоне естественных или искусственных помех и корректировка отдельных характеристик сигналов. Наличие входа стробирования позволяет простыми средствами строить мультиплексоры на большее число входов. На рисунке 6.4 приведена схема мультиплексора на 16 входов, а на рисунке 6.5 – на 6.4.

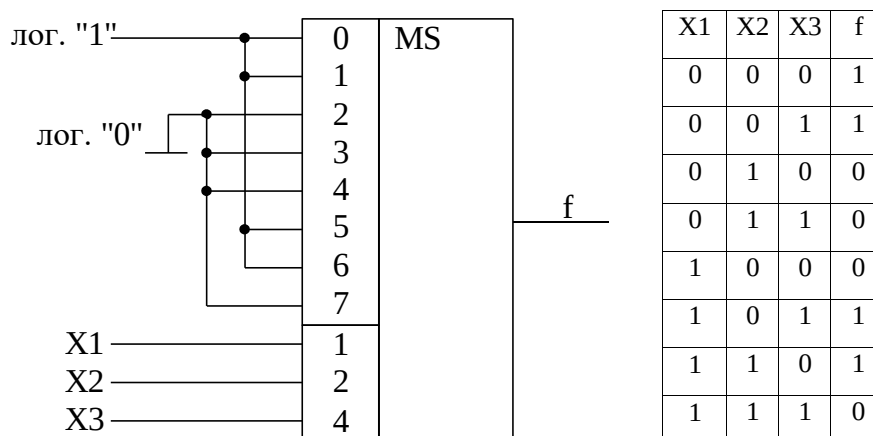
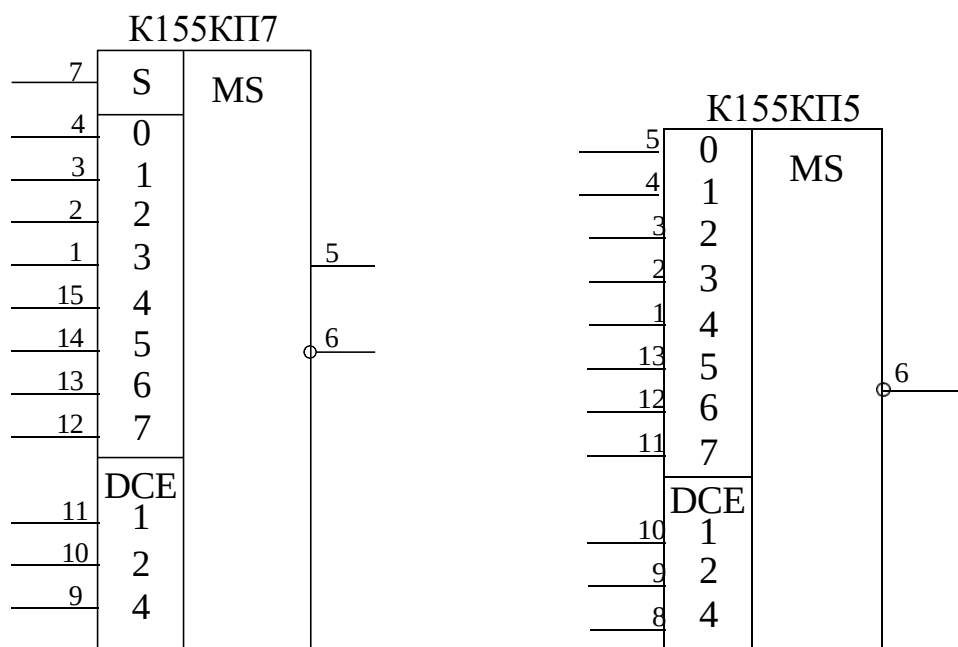


Рисунок 6.2 – Реализация булевой функции трех переменных на мультиплексоре с тремя адресными входами



а) микросхема К155КП7

б) микросхема К155КП5

Рисунок 6.3 – Схемы мультиплексоров серии К155

Мультиплексор K155КП5 (рисунок 6.3, б) в отличие от КП7 имеет лишь инверсный выход и не имеет входа стробирования.

Мультиплексоры могут применяться для опроса различных датчиков цифровых и аналоговых сигналов, передачи этой информации на вход одного приемника (для усиления, преобразования, индикации).

Индикация бывает двух типов: статическая и динамическая (мультиплексное отображение информации). При статической индикации на каждый элемент требуется отдельный порт (рисунок 6.6).

При динамической индикации число подключаемых элементов возрастает до 8. Это достигается за счет параллельного подключения выводов всех 8-ми индикаторов к порту А. Еще один вывод подключается к порту В, как показано на рисунке 6.7. При таком подключении через порт А будет осуществляться управление выводимой информацией, а через порт В – выбор светового индикатора, на который будет выводиться информация. Если подавать питание с большой частотой, то можно добиться одновременной индикации всех элементов. Устойчивое изображение на дисплее получается при условии регенерации с частотой, большей 40 Гц.

Описание лабораторной установки

Исследуемые микросхемы K155КП5 (D10) и K155КП7 (D13) расположены на печатной плате сменного устройства (УС) №13, входящего в комплект лабораторного оборудования К32. Управляющие сигналы подаются с помощью кнопок программатора кодов (ПК) и программатора серии импульсов (ПСИ), расположенных на лицевой панели БУК. Причем на информационные входы микросхемы K155КП5 сигналы задаются кнопками «1»...«8», а адресация осуществляется кнопками «9»...«11» (СЗР...МЗР).

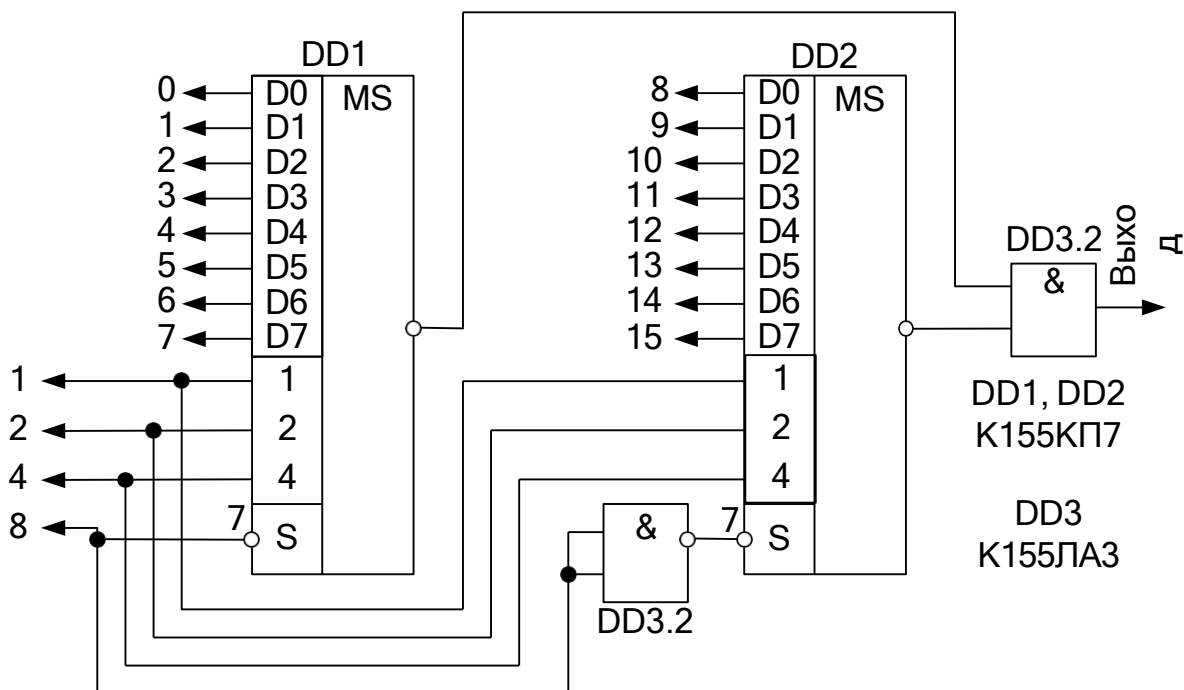


Рисунок 6.4 – Схема мультиплексора на 16 входов, построенная на базе K155КП7

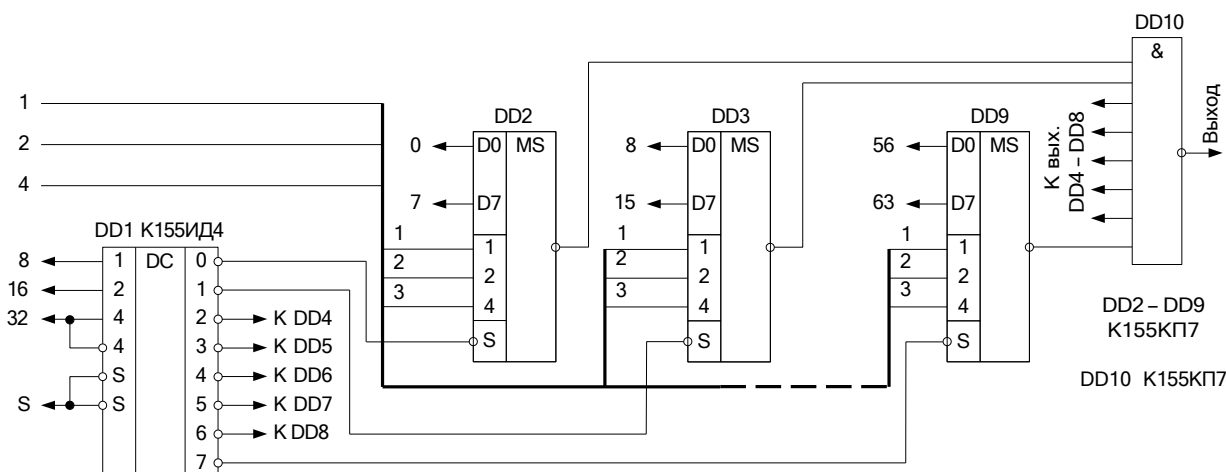


Рисунок 6.5 – Схема мультиплексора на 64 входа, построенная на базе K155КП7

Генерация «логической единицы» («1») происходит при нажатой кнопке, а «логического нуля» («0») – при не нажатой. Данные на информационные входы микросхемы K155КП7 задаются с помощью ГСИ посредством счетчика K155ИЕ2 (D11) и дешифратора K155ИД1 (D12) (рисунок 6.8). Сброс состояния счетчика D11 осуществляется кнопкой «16», подача сигнала стробирования – кнопкой «12». Задание адреса для микросхемы K155КП7

производится кнопками «13»...«15» (СЗР...МЗР). Выходные сигналы индуцируются на правом цифровом табло в двоичном коде и четвертом индикаторе левого цифрового табло в десятичном коде (смотрите рисунок 6.8).

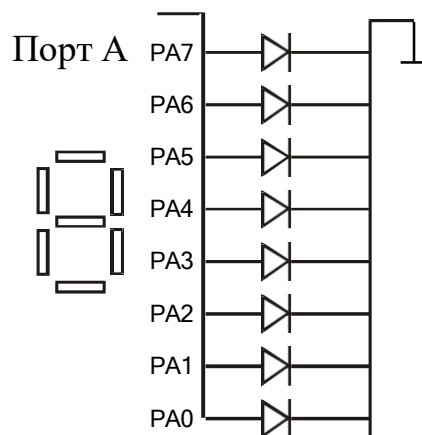


Рисунок 6.6 – Статическая индикация

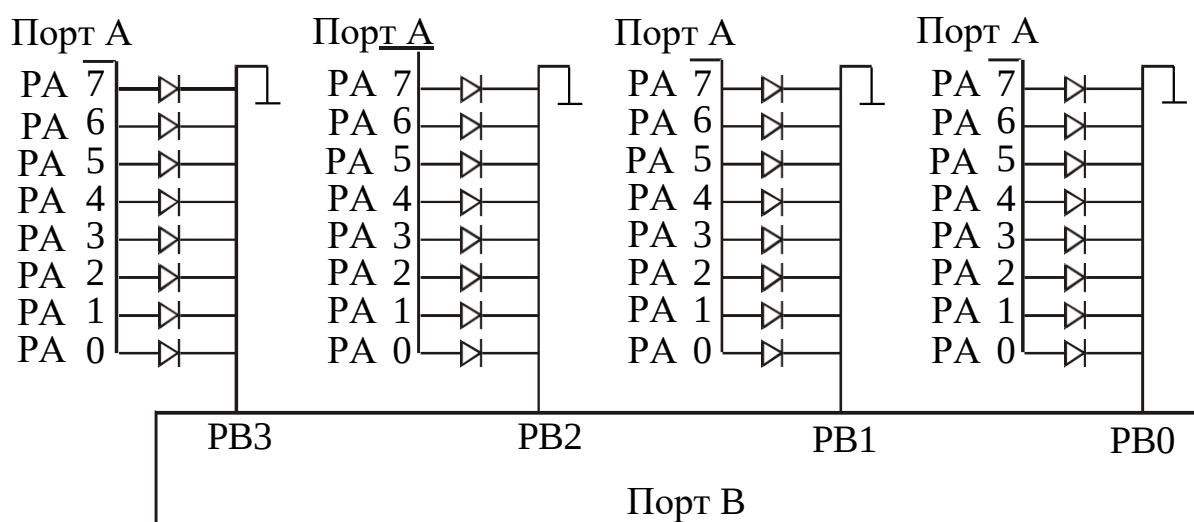


Рисунок 6.7 – Динамическая индикация

Последовательность выполнения работы

1. Закрепить на кронштейне устройство сменное УС-13 и установить его в разъем Х4 универсальной лабораторной установки К32.
2. Включить питание установки нажатием кнопки «СЕТЬ» и питание УС-13, нажав кнопку «+5 В».

3. Реализовать на ИМС К155КП5 булеву функцию трех переменных в соответствии с вариантом задания (таблица 6.1). Изобразить в отчете схему подключения мультимплексора, позволяющую реализовать заданную функцию.

4. Исследование мультимплексора со стробирующим сигналом осуществить в следующей последовательности. Привести мультимплексор в состояние с отключенным выходом от его входа подачей соответствующего сигнала на вход S микросхемы К155КП7.

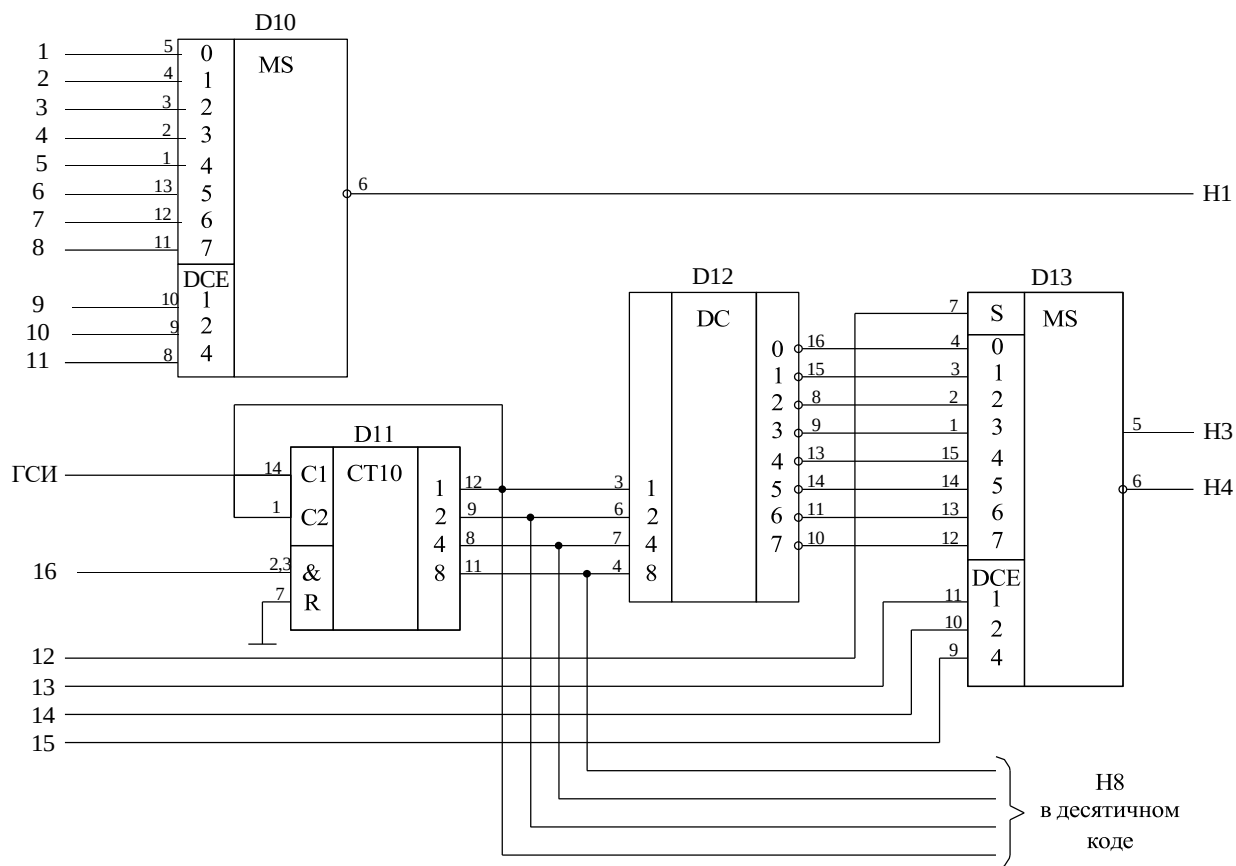


Рисунок 6.8 – Функциональная схема установки для исследования селекторов-мультимплексоров

5. С помощью ПСИ подать на вход счетчика К155ИЕ2 серии импульсов длиной $(N \bmod 8 + [N]^{\{i\}}) \bmod 8$ со сбрасыванием состояния счетчика после

каждого запуска, где N – номер зачетной книжки студента, $[N]^{i\}$ – оператор взятия i -ого разряда десятичного представления числа N , $i = 0, 1, 2, \dots, [\log_{10} N]$. После каждой серии последовательно подавать на адресные входы ИМС К155КП7 коды для определения активного информационного входа микросхемы посредством изменения состояния сигнала на стробирующем входе ИМС. Построить временные диаграммы работы исследованного каскада. Диаграмма должна содержать состояние счетчика, состояние на входе мультиплексора и на его выходе.

6. По завершении работы отжать кнопки «Сеть» и «+5В», вынуть УС из разъема БУК.

Содержание отчета

В соответствии с общими требованиями отчет должен содержать:

- тему и цель лабораторной работы;
- принципиальные схемы с указанием на них номеров задействованных кнопок программатора кодов, ГСИ и индикаторов;
- временные диаграммы работы микросхем, таблицы истинности и таблицы результатов, выводы по проделанной работе.

Контрольные вопросы к защите лабораторной работы

1. Можно ли реализовать на мультиплексоре с тремя адресными входами булеву функцию четырех переменных?
2. Для чего используется стробирование в цифровой технике?
3. Пояснить принцип работы схем, представленных на рисунках 6.4 и 6.5.
4. Для чего нужна обратная связь с выхода 12 микросхемы D10 на вход 1?
5. Какого типа используется счетчик в схеме на рисунке 6.8 и в чем заключается его функция?
6. Нарисуйте схему реализации сложения по модулю на базе четырех-

канального мультиплексора.

7. Как можно использовать соединение микросхем D11, D12, D13 на рисунке 6.8 для динамической индикации?
8. Нарисуйте схему реализации функции И-НЕ на базе четырехканального мультиплексора.
9. Нарисуйте схему двухкаскадного мультиплексирования.

Таблица 6.1 – Варианты заданий для исследования работы K155КП5

X1	0	1	0	1	0	1	0	1
X2	0	0	1	1	0	0	1	1
X3	0	0	0	0	1	1	1	1
Значение функции f	1	0	1	1	0	0	1	1
	2	1	1	0	1	1	0	0
	3	1	1	1	1	0	1	1
	4	1	1	1	0	1	0	0
	5	0	1	0	0	1	1	1
	6	1	1	1	0	0	1	1
	7	0	1	0	1	1	0	1
	8	1	0	1	1	0	0	1
	9	1	1	1	1	1	0	1
	10	0	1	1	0	1	1	0
	11	1	1	0	1	1	0	1

X1	0	1	0	1	0	1	0	1
X2	0	0	1	1	0	0	1	1
X3	0	0	0	0	1	1	1	1
Значение функции f	12	1	1	0	1	1	0	1
	13	0	0	0	1	1	1	0
	14	0	1	0	1	1	0	1
	15	1	1	1	1	0	1	1
	16	1	0	1	1	0	1	1
	17	0	1	0	1	0	0	0
	18	0	1	1	0	1	1	0
	19	1	1	0	1	1	1	0
	20	1	0	1	1	0	0	1
	21	1	1	0	1	1	1	1
	22	1	1	1	1	1	0	0

Тема: Комбинационные микросхемы

Лабораторная работа 7

Исследование работы цифрового сумматора в интегральном исполнении

Цель работы: исследовать работу четырехразрядного полного сумматора двух операндов.

Программа работы

1. Исследовать функциональные возможности двоичного сумматора двух четырехразрядных операндов ИС типа K155ИМ3.
2. Построить временные диаграммы работы сумматора.
3. Составить и защитить отчет по результатам исследований, в котором

должны быть приведены принципиальные схемы, временные диаграммы, таблицы с результатами выполнения работы и выводы с пояснением принципа действия микросхем.

Краткие сведения из теории

Простейшим суммирующим элементом является полусумматор. Он имеет два входа – A и B и два выхода – S (сумма) и C (перенос) (рисунок 7.1, а).

Обозначением полусумматора служат буквы НА (Half-Adder). Его работа описывается уравнениями:

$$S = A \oplus B, \quad (\text{sum}),$$

$$C_{\text{out}} = AB, \quad (\text{carry-out}).$$

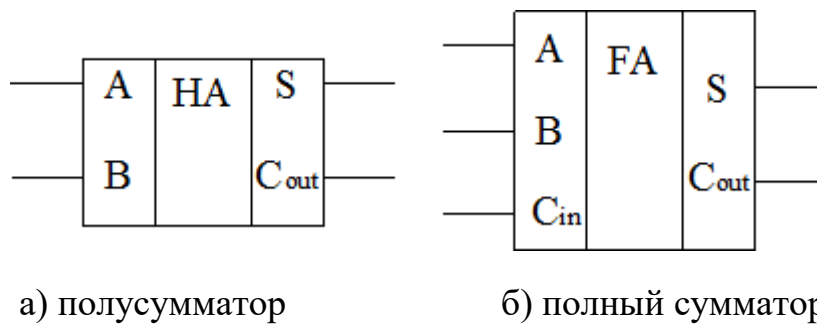


Рисунок 7.1 – Простейшие суммирующие элементы

Процедуру сложения двух n-разрядных двоичных чисел можно представить следующим образом. Сложение цифр A1 и B1 младшего разряда дает бит суммы S1 и бит переноса P2. В следующем разряде производится сложение цифр A2, B2, и P2, которое формирует бит суммы S2 и перенос P3.

Полный одноразрядный сумматор имеет три входа (рисунок 7.1, б): два для слагаемых A и B и один для сигнала переноса с предыдущего разряда. Его работа описывается уравнениями:

$$g = AB \quad (\text{generate}),$$

$$p = A \oplus B \quad (\text{propagate}),$$

$$S = A \oplus B \oplus C_m = p \oplus C_m,$$

$$C_{\text{out}} = AB + (A \oplus B)C_{\text{in}}.$$

На рисунке 7.2 показана схема, поясняющая принцип действия n -разрядного сумматора с последовательным переносом. Число сумматоров здесь равно числу разрядов. Выход переноса P каждого сумматора соединен со входом переноса следующего, более старшего разряда. На входе переноса сумматора младших разрядов установлен «0», так как сигнал переноса сюда не поступает.

Слагаемые A_i и B_i складываются во всех разрядах одновременно, а перенос P поступает с окончанием операции сложения в предыдущем разряде.

Быстродействие многоразрядных сумматоров подобного вида ограничено задержкой переноса, так как формирование сигнала переноса на выходе старшего разряда не может произойти до тех пор, пока сигнал переноса младшего разряда не распространится последовательно по всей схеме.

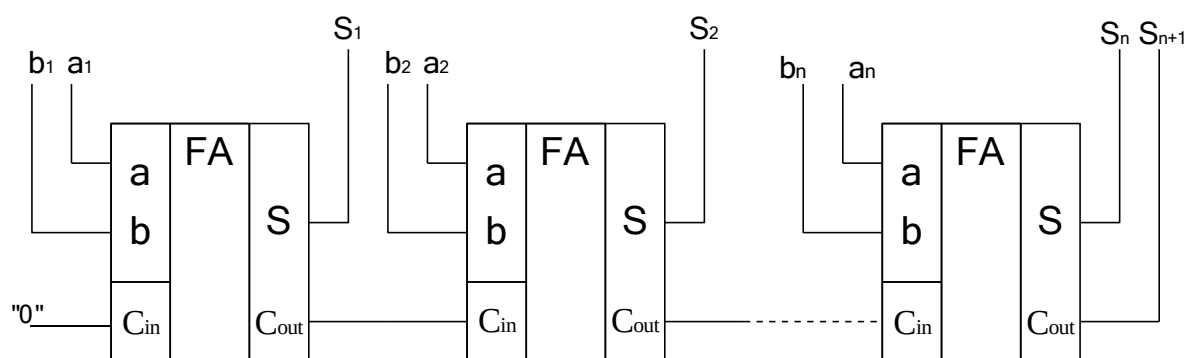


Рисунок 7.2 – Сумматор с последовательным переносом

Время переноса можно уменьшить, вводя параллельный перенос, для чего применяют специальные узлы – блоки ускоренного переноса. Они имеют достаточно сложную схему даже для $n = 5$.

В виде отдельных микросхем выпускаются одnorазрядные, двухразрядные и четырехразрядные сумматоры. В семействе ТТЛ это микросхемы соответственно К155ИМ1, ИМ2 и ИМ3. В данной лабораторной работе исследуется микросхема К155ИМ3 (рисунок 7.3).

10	A1	SM	S1	9
8	A2		S2	6
3	A3		S3	2
1	A4		S4	15
11	B1		CR	14
7	B2			
4	B3			
15	B4			
13	BR			

Рисунок 7.3 – Четырехразрядный сумматор K155ИМ3

Микросхема K155ИМ3 представляет собой быстродействующий полный сумматор. Он принимает два четырехразрядных слова по входам данных A_i и B_i , а по входу BR сигнал переноса. Сумматор работает как с положительной (высокий уровень – единица), так и с отрицательной логикой (низкий уровень – единица).

Суммирование происходит согласно уравнению:

$$BR + 2^0(A1 + B1) + 2^1(A2 + B2) + 2^2(A3 + B3) + 2^3(A4 + B4) = 2^0S1 + 2^1S2 + 2^2S3 + 2^3S4 + 2^4CR$$

Если выбрана положительная логика, то вход BR нельзя оставлять свободным, если он не используется необходимо соединить его с низким уровнем.

При сложении отрицательных чисел используют обратный или дополнительный по модулю коды. Сложение в дополнительном коде операндов A и $-B$ по модулю P осуществляется в соответствии с выражением:

$$|A - B|_p^+ = |A + (p - B)|_p^+$$

где $|\bullet|_p^+$ – операция вычисления остатка целочисленного деления по модулю P ; $A, B \in GF(p)$.

Вычисление суммы двух операндов в обратном коде осуществляется в соответствии с выражением:

$$|A - B|_p^+ = |A + (p - 1 - B) + 1|_p^+,$$

где $(p - 1 - B)$ – обратный код числа $-B$.

Описание лабораторной установки

Исследуемая микросхема K155ИМ3 (D7) расположена на печатной плате сменного устройства УС-15, входящего в комплект лабораторного оборудования К32. Управляющие сигналы подаются с помощью кнопок программатора кодов (ПК), расположенного на лицевой панели БУК. Значение первого операнда (A) задается кнопками «9»...«12» (СЗР...МЗР), значение второго операнда (B) – кнопками «13»...«16» (СЗР...МЗР). Перенос с предыдущего сумматора задается кнопкой «8» (рисунок 7.4). Генерация «логической единицы» («1») происходит при нажатой кнопке, а «логического нуля» («0») – при не нажатой. Выходные сигналы отображаются на правом и левом цифровом табло в двоичном коде и на первом и втором индикаторах левого цифрового табло в десятичном коде.

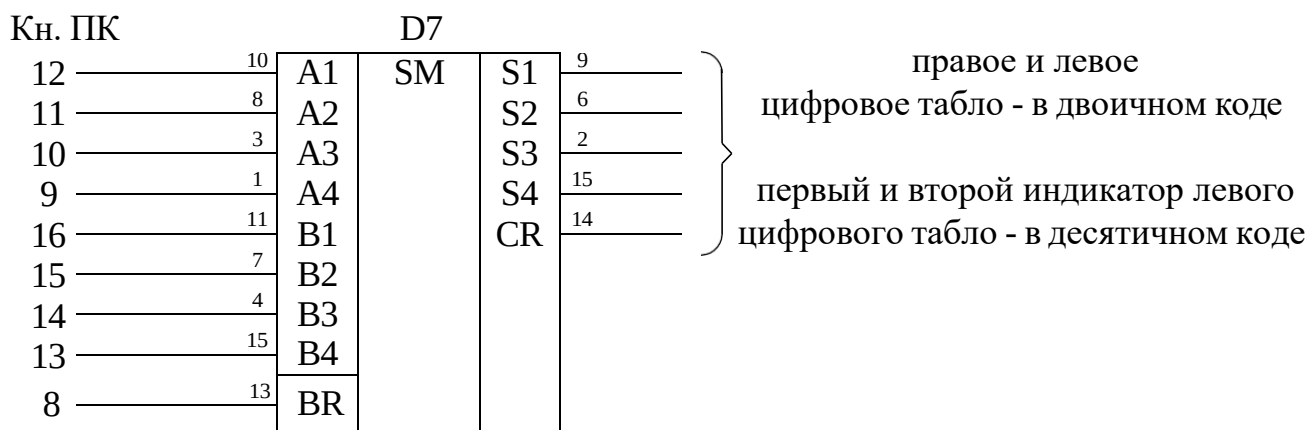


Рисунок 7.4 – Функциональная схема установки для исследования цифрового сумматора

Последовательность выполнения работы

1. Закрепить на кронштейне устройство сменное УС-15 и установить его в разъем Х4 универсальной лабораторной установки К32.

4.2. Включить питание установки нажатием кнопки «СЕТЬ» и питание УС-15, нажав кнопку «+5 В».

3. Сложить на сумматоре операнды, представленные в соответствии с вариантом задания (таблица 7.1). Сложение отрицательных чисел произвести в обратном и дополнительном кодах. Результаты сложения представить в таблице, содержащей столбцы с заданными значениями операндов в десятичном коде, дополнительном и обратном кодах (в двоичной записи), результатами сложения в десятичном и двоичном представлениях (последовательность записи CRS4S3S2S1).

Таблица 7.1 – Варианты заданий для исследования работы сумматора

№ №	A	B	BR	№ №	A	B	BR	№ №	A	B	BR	№ №	A	B	BR
1	7	3	0	6	2	14	1	11	10	5	0	16	6	6	1
	-5	9	1		-2	-5	0		15	-11	1		-5	-12	0
2	9	15	1	7	8	13	1	12	7	7	1	17	14	6	1
	-8	14	0		6	-9	1		-7	8	0		-5	6	1
3	6	4	1	8	4	6	0	13	8	7	1	18	3	8	0
	-2	5	0		-6	-2	1		6	-13	0		-3	9	1
4	12	1	1	9	11	10	1	14	13	3	1	19	9	5	0
	-12	5	0		12	-13	1		-13	6	0		-2	-9	0
5	1	6	1	10	13	7	0	15	9	10	1	20	4	5	1
	6	-1	1		-9	15	1		-1	9	0		-4	15	0

4. Изобразить временные диаграммы последовательного сложения операндов из задания. Диаграмма должна содержать значения на входах и выходах сумматора.

5. По завершении работы отжать кнопки «Сеть» и «+5В», вынуть УС из разъема БУК.

Содержание отчета

В соответствии с общими требованиями отчет должен содержать:

- тему и цель лабораторной работы;
- принципиальные схемы с указанием на них номеров, задействованных кнопок программатора кодов и индикаторов;
- временные диаграммы работы микросхем и таблицы результатов, выводы по проделанной работе.

Контрольные вопросы к защите лабораторной работы

1. Какие типы сумматоров вам известны?
2. Изобразите внутреннюю структуру полусумматора и полного сумматора (с использованием элементов ИЛИ-НЕ, И-НЕ, исключающее ИЛИ, ИЛИ, И, НЕ).
3. По модулю какого числа осуществляет сложение сумматор K155ИМ3 если не учитывать CR, или CR и S4, или CR и S4 и S3, или CR и S4 и S3 и S2?
4. Как осуществляется сложение чисел в обратном и дополнительном кодах? В чем их преимущества и недостатки?
5. Чем объясняется использованием различных кодов в ЭВМ? Какие коды вы знаете?
6. Как осуществить сложение трех операндов на одном сумматоре? Изобразите внутреннюю структуру двухразрядного сумматора на три операнда.

Тема: Регистры

Лабораторная работа 8

Исследование работы регистров сдвига информации

Цель работы: исследовать работу универсального и реверсивного сдвиговых регистров.

Программа работы

1. Исследовать функциональные возможности четырехразрядного универсального сдвигового регистра ИС К155ИР1. Построить временные диаграммы работы исследованной микросхемы.

2. Исследовать функциональные возможности схем соединения ИС К155ИР1 (реверсивный сдвиговый регистр, восьмиразрядный регистр).

3. Исследовать функциональные возможности восьмиразрядного реверсивного сдвигового регистра ИС К155ИР13. Построить временные диаграммы работы исследованной микросхемы.

4. Составить и защитить отчет по результатам исследований, в котором должны быть приведены принципиальные схемы, временные диаграммы и выводы с пояснением принципа действия микросхем.

Краткие сведения из теории

Параллельные регистры – это устройства, предназначенные для записи, хранения и выдачи информации, представленной в виде двоичных кодов. Для хранения каждого двоичного разряда в регистре используется одна триггерная ячейка.

Для запоминания многоразрядных слов необходимое число триггеров объединяют вместе и рассматривают как единый функциональный узел-регистр. Если регистр построен на триггерах-защелках, то его называют регистр-защелка. Типовыми внешними связями регистра являются информационные входы D ; вход сигнала записи (или загрузки) C , вход гашения R , выходы триггеров Q . В упрощенном варианте регистр может не иметь входа гашения и инверсных выходов.

На рисунке 8.1 показана схема четырехразрядного регистра, выполненного на базе ИМС К155ТМ5 и К155ЛИ1.

При подаче управляющего сигнала $Y1 = 1$ информация по входам $D0...D3$ записывается одновременно в соответствующие разряды четырех D -триггеров. При $Y1 = Y2 = 0$ информация хранится в регистре памяти, а при $Y2 = 1$ происходит параллельное считывание информации.

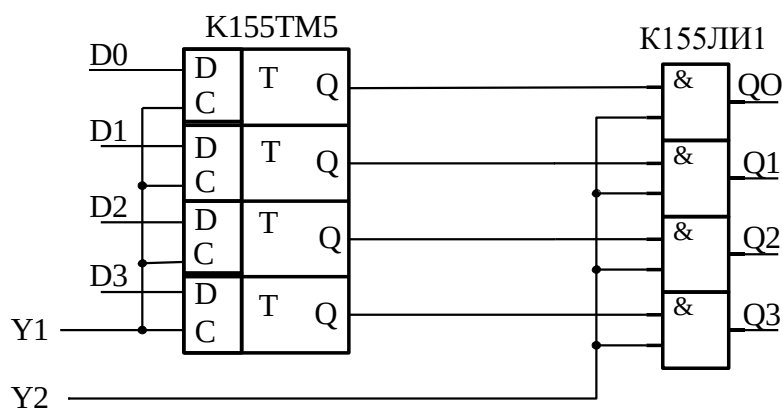


Рисунок 8.1 – Четырехразрядный параллельный регистр

Выпускаемые промышленностью регистры иногда объединяют на кристалле микросхемы с другими узлами, в паре с которыми регистры часто используются в схемах цифровой аппаратуры. Пример такого комплексного узла – микросхема многорежимного буферного регистра (МБР) К589ИР12, основу которой составляет 8-разрядный регистр-защелка с входами D0...D7, C, R и восемью выходами Q0...Q7, снабженными усилителями мощности (буферами) с тремя состояниями выхода. Кроме того, в состав микросхемы входят несколько элементов управления. Усилители с тремя состояниями выхода имеет и 4-разрядный регистр К155ИР15, построенный на непрозрачных триггерах без свойств захвата или проницаемости, т. е. управляемых строго фронтом.

Сдвигающий или сдвиговый регистр (shift register) это регистр, содержимое которого при подаче управляющего сигнала СДВИГ может сдвигаться в сторону старших или младших разрядов. Схема сдвигающего регистра из цепочки непрозрачных триггеров показана на рисунке 8.2.

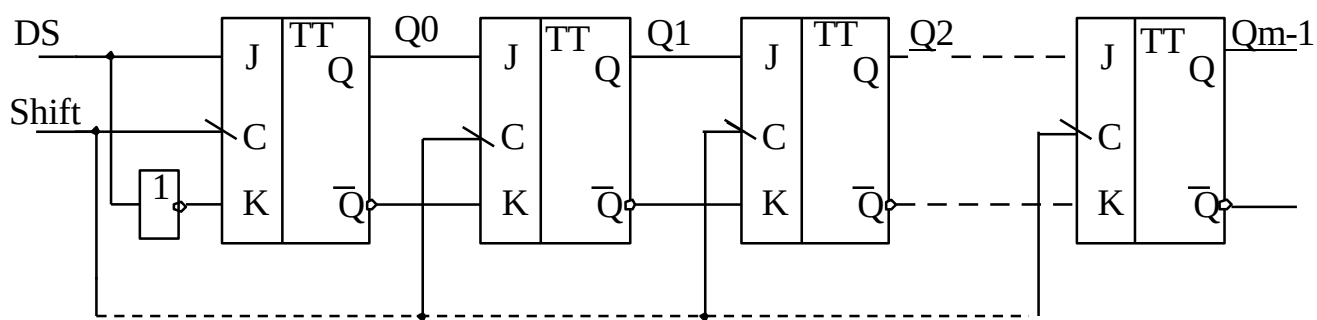


Рисунок 8.2 – Сдвигающий регистр

Пусть на рисунке триггер Q_0 – младший, Q_{m-1} – старший; вход каждого триггера (кроме Q_0) подключен к выходу соседнего младшего триггера. Когда на все C входы триггеров поступает активный спад сигнала $Shift$, выход каждого триггера принимает состояние своего младшего соседа и, таким образом, информация, содержащаяся в регистре, сдвигается на один разряд в сторону старших разрядов, влево. Триггер Q_0 принимает при этом состояние последовательного входа DS (data serial). Информация, поступившая на вход DS во время какого-либо такта, появится на выходе Q_{m-1} через m тактов.

Существенно, что в схеме использованы именно непрозрачные триггеры. Если поставить прозрачные защелки, то при активном уровне сигнала $Shift$ все триггеры становятся прозрачными, и сигнал DS успеет пройти столько триггеров, сколько позволит длительность сигнала $Shift$.

Часто требуются более сложные регистры: с параллельной синхронной записью информации, реверсивные, с параллельно-последовательной записью. Такие регистры называются универсальными. Примером такого регистра служит ИМС $K155IP11$. Регистр может работать в четырех режимах: параллельное занесение данных, сдвиг влево, сдвиг вправо, хранение данных.

В арифметике сдвиг числа на один разряд влево соответствует умножению его на 2, сдвиг вправо – делению пополам.

В аппаратуре передачи данных универсальные регистры преобразуют параллельный код в последовательный и обратно. Передача данных последо-

вательным кодом по сравнению с передачей параллельным существенно экономит число линий связи. Это покупается ценой увеличения времени обмена.

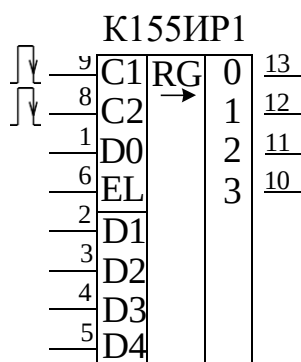


Рисунок 8.3 – Микросхема сдвигового регистра K155IP1

Микросхема K155IP1 – четырехразрядный сдвигающий регистр позволяет производить последовательную и параллельную запись информации в триггеры регистра, последовательное и параллельное считывание информации, сдвиг информации (рисунок 8.3).

Функциональное назначение выводов микросхемы:

C1 – служит для подачи положительных тактовых импульсов, сдвигающих информацию, причем сдвиг происходит по спадам импульсов.

C2 – запись в триггеры регистра информации, имеющейся на входах D1 – D4.

EL – управляющий вход. При лог. 1 на входе EL возможна запись со входов D1 – D4. При лог. 0 – сдвиг.

DO – для последовательной записи информации. Запись происходит в режиме сдвига.

Наличие управляющего входа EL расширяет возможности использования микросхемы. Если соединить между собой входы C1 и C2, можно сдвигом и записью, лишь изменяя логический уровень на входе EL.

Если соединить между собой входы C2 и EL, специального управляющего сигнала в этом случае не потребуется – сдвиг будет происходить при подаче импульсов на вход C1, запись – при подаче импульсов на C2.

Если вход D1 подключить к выходу 2, D2 – к выходу 3, D3 – к выходу 4, а D4 использовать в качестве входа последовательной записи, то получится реверсивный сдвигающий регистр. При подаче импульсов на вход C1 будет происходить последовательная запись информации со входа D0 и сдвиг в сторону возрастания номеров выходов (сдвиг вправо). При подаче импульсов на вход C2 запись будет происходить с входа D4, сдвиг – в сторону уменьшения номеров выходов (сдвиг влево). В полученный таким образом реверсивный сдвигающий регистр параллельная запись информации невозможна.

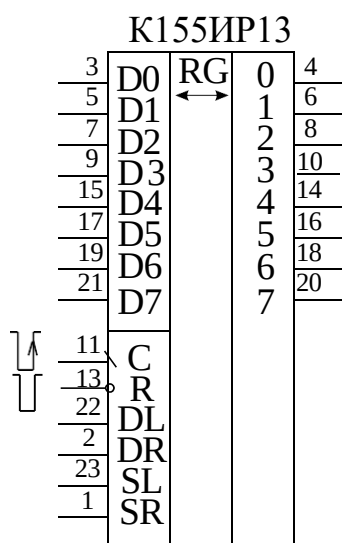


Рисунок 8.4 – Микросхема сдвигающего регистра K155IP13

Микросхема K155IP13 (рисунок 8.4) – восьмиразрядный реверсивный сдвигающий регистр, имеет 8 выходов параллельного кода и следующие входы: D1...D8 – для подачи информации при параллельной записи, DR и DL – для подачи информации при последовательной записи и сдвиге вправо и влево соответственно, C – для подачи тактовых импульсов, SR и SL – для управления режимом и R – для сброса триггеров регистра. При подаче на вход R лог. 0 происходит сброс всех триггеров счетчика независимо от состояния других входов. Любые другие изменения состояния регистра происходят лишь по спаду импульса отрицательной полярности на входе C. При лог. 1 на входе SR и лог. 0 на входе SL по спаду импульса на входе C происходит

сдвиг информации вправо (в сторону возрастания номеров выходов). В первый разряд сдвигающего регистра последовательный прием информации осуществляется с входа DR. При лог. 1 на входе SL и лог. 0 на входе SR сдвиг осуществляется влево, прием информации в восьмой разряд регистра – с входа DL. Если лог. 1 подать сразу на оба входа SR и SL, по спаду импульса отрицательной полярности на входе C произойдет параллельная запись в регистр информации со входов D1 – D8. Подача лог. 0 на оба входа SR и SL блокирует тактовые импульсы, подаваемые на вход C, и по ним информация в регистре уже не будет меняться. Однако, если при лог. 0 на входе C вначале хотя бы на одном из входов SR или SL имелась лог. 1, затем на обоих входах – лог. 0, это изменение будет воспринято микросхемой как спад тактового импульса, по которому произойдет сдвиг или параллельная запись, в зависимости от состояния входов SR и SL перед появлением лог. 0 на обоих входах. Указанное свойство микросхемы позволяет, подав постоянно лог. 0 на вход C, использовать вход SR для подачи импульсов сдвига вправо, вход SL – для подачи импульсов сдвига влево. Сдвиг будет происходить по спадам импульсов положительной полярности. Если изменение сигнала с лог. 1 на лог. 0 произойдет одновременно на обоих входах SR и SL, осуществится параллельная запись информации с входов D1...D8.

Описание лабораторной установки

Исследуемые микросхемы K155IP1 (D2, D3) и K155IP13 (D4) расположены на печатной плате сменного устройства УС-17, входящего в комплект лабораторного оборудования К32. Управляющие сигналы подаются с помощью кнопок программатора кодов (ПК) и программатора серии импульсов (ПСИ), расположенных на лицевой панели БУК. Кнопкой «13» осуществляется переключение подачи серии импульсов от ГСИ между входами C1 и C2 микросхемы K155IP1 (рисунок 8.5). Информационные и управляющие сигналы для D2 задаются кнопками «3»...«8», а для D3 – кнопками «1», «2», «11». Кнопкой 14 осуществляется переключение входов семисегментных индикаторов между выхода-

ми микросхем D2, D3 и микросхемы D4. На информационные входы микросхемы K155 ИР13 сигналы задаются кнопками «1»...«8», а управляющие – кнопками «9»...«11», «13», «16» и ПСИ. Выходные сигналы индуцируются на цифровом табло в двоичном коде (рисунок 8.5). Микросхема D1 типа K155ЛА3, D5...D8 типа K155ЛИ1, D9 и D10 – K155ЛЛ1.

Последовательность выполнения работы

1. Закрепить на кронштейне устройство сменное УС-17 и установить его в разъем Х4 универсальной лабораторной установки К32.

2. Включить питание установки нажатием кнопки «СЕТЬ» и питание УС-17, нажав кнопку «+5 В».

3. Произвести параллельную загрузку в регистр D2 числа, соответствующего вашему варианту (см. таблица 8.1), и произвести сдвиг информации на заданное количество разрядов. Построить временные диаграммы работы исследованной микросхемы.

4. Произвести последовательную загрузку числа из таблицы 8.1 в D2. Произвести сдвиг записанной информации. Построить временные диаграммы работы исследованной микросхемы.

5. Соединить XS3 с XS4 и записать в регистр D3 число из таблицы 7.2, используя сначала вход D0 (сдвиг вправо), а затем D4 (сдвиг влево). Построить временные диаграммы работы исследованной микросхемы. После опыта разъединить XS3 с XS4.

6. Произвести соединение XS1 с XS2 и исследовать каскад из двух регистров D2 и D3 на восемь разрядов. Осуществить запись в регистры числа из таблицы 8.3. Построить временные диаграммы работы исследованного схемного соединения.

7. Исследовать функциональные возможности регистра K155ИР13. Произвести параллельную загрузку числа из таблицы 8.3, осуществить сдвиг вправо на количество разрядов N, указанных в данной таблице, и сдвиг влево на число разрядов (8 – N). Построить временные диаграммы исследованного

режима работы микросхемы. Произвести сброс записанной ранее информации. Осуществить последовательную загрузку данных со сдвигом четырех разрядов вправо и четырех разрядов влево таким образом, чтобы содержимое регистра было равно инверсии записанного ранее числа. Построить временные диаграммы исследованного режима работы микросхемы.

8. По завершении работы отжать кнопки «Сеть» и «+5В», вынуть УС из разъема БУК.

Содержание отчета

В соответствии с общими требованиями отчет должен содержать:

- тему и цель лабораторной работы;
- принципиальные схемы с указанием на них номеров задействованных кнопок программатора кодов, ГСИ и индикаторов;
- временные диаграммы работы микросхем, таблицы истинности и таблицы результатов, выводы по проделанной работе.

Таблица 8.1 – Варианты заданий для исследования работы K155IP1

№№ варианта		Загружаемое число	Количество сдвигаемых разрядов
1	17	0101	2
2	18	1001	3
3	19	0110	3
4	20	0011	2
5	21	0100	2
6	22	0101	3
7	23	0110	2
8	24	0111	2
9	25	1000	3
10	26	1001	2
11	27	1010	3
12	28	1011	2
13	29	1100	3
14	30	1101	3
15	31	1110	2
16	32	1111	2

Контрольные вопросы к защите лабораторной работы

1. Функциональное назначение регистров.
2. Можно ли построить сдвиговый регистр на одноступенчатых триггерах?
3. Как реализовать регистровую память, используя исследованные микросхемы и дешифратор?
4. Как использовать исследованные микросхемы для реализации логических и арифметических операций?
5. Для чего на функциональной схеме лабораторной установки (рисунок 7.5) используются микросхемы D5 – D10.

Таблица 8.2 – Варианты заданий для исследования работы K155ИР1 в реверсивной схеме включения

№№ варианта		Загружаемое число	
		D0	D4
1	17	0101	1100
2	18	1001	1101
3	19	0110	1110
4	20	0011	1111
5	21	0100	0101
6	22	0101	0110
7	23	0110	0111
8	24	0111	1000
9	25	1000	1001
10	26	1001	0101
11	27	1010	0101
12	28	1011	1001
13	29	1100	0110
14	30	1101	0011
15	31	1110	0100
16	32	1111	0101

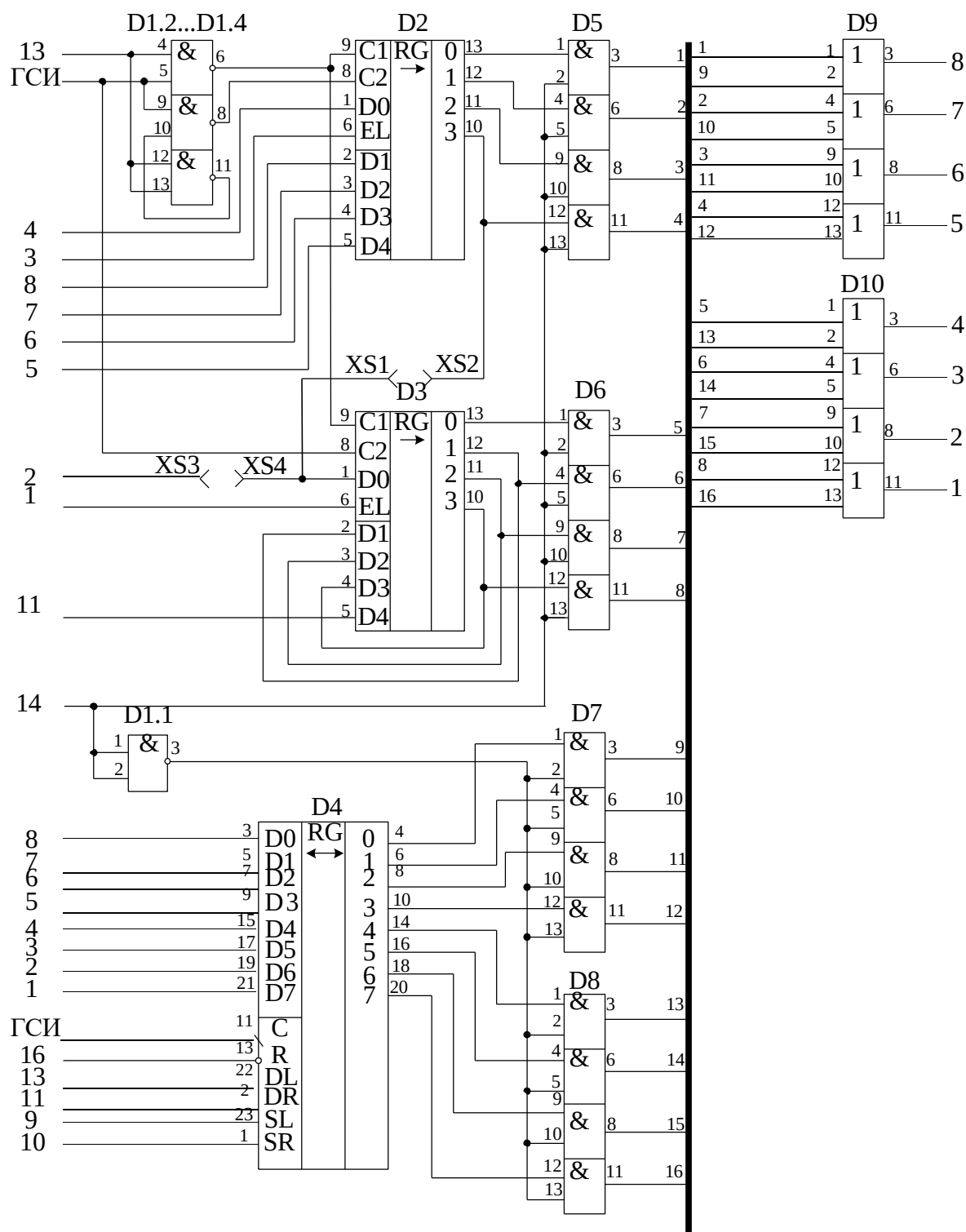


Рисунок 8.5 – Функциональная схема установки для исследования регистров сдвига информации

Таблица 8.3 – Варианты заданий для исследования работы соединения микросхем D2 и D3 и работы микросхемы K155IP13

№ №	Загружаемое число	Количество сдвигаемых разрядов	№ №	Загружаемое число	Количество сдвигаемых разрядов
1	01010001	5	1	11000001	5
2	10011010	4	2	01110010	4
3	01100011	2	3	10010011	2
4	01010100	3	4	11000100	3
5	00100101	5	5	11110101	5
6	10101110	2	6	11010110	2
7	11000111	4	7	01100111	4
8	00101000	3	8	01101000	3
9	01001001	2	9	11001001	2
10	11001010	3	10	00011010	3
11	00101011	5	11	00111011	5
12	10001100	4	12	11001101	4
13	10001101	6	13	01001101	6
14	10101110	3	14	00101110	3
15	00101111	4	15	01101111	4
16	01010001	5	16	10010001	5
17	10010010	6	17	00110010	6
18	01010011	4	18	01110011	4

**Тема: Асинхронные и синхронно- асинхронные счетчики
Лабораторная работа 9**

Исследование работы преобразователей кодов

Цель работы: исследовать принцип действия преобразователей двоично-десятичного кода в двоичный и двоичного кода в двоично-десятичный.

Программа работы

1. Исследовать функциональные возможности преобразователя двоично-десятичного кода в двоичный ИМС типа K155IP6.
2. Исследовать функциональные возможности преобразователя двоичного кода в двоично-десятичный ИМС типа K155IP7.
3. Составить и защитить отчет по результатам исследований, в котором должны быть приведены принципиальные схемы, временные диаграммы,

таблицы с результатами выполнения работы и выводы с пояснением принципа действия микросхем.

Краткие сведения из теории

Микросхемы K155ПР6 и K155ПР7 служат для преобразования двоично-десятичного кода в двоичный и двоичного кода в двоично-десятичный соответственно. Микросхемы являются постоянными запоминающими устройствами, программирование которых произведено на заводе-изготовителе. Управление выбором нужной микросхемы осуществляется подачей лог. 0 на вход Е микросхемы. Для микросхем, на входы Е которых подана лог. 1, на всех выходах также лог. 1.

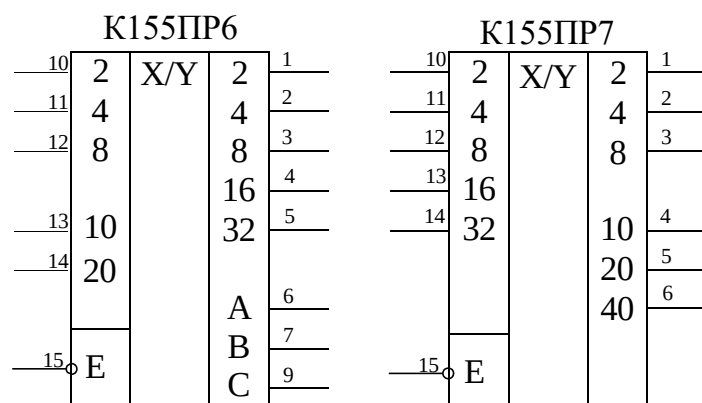


Рисунок 9.1 – Микросхемы K155ПР6 и K155ПР7

Включение микросхем K155ПР6 и K155ПР7 в простейшем варианте проиллюстрировано на рисунке 9.2. Одна микросхема K155ПР6 позволяет преобразовать двоично-десятичный код чисел 0...39 в двоичный. Младший разряд (разряд единиц) передается мимо микросхем, так как он совпадает в двоично-десятичном и двоичном кодах. Аналогично одну микросхему K155ПР7 можно использовать для преобразования двоичного кода чисел 0...63 в двоично-десятичный.

Микросхема K155ПР6 позволяет также преобразовать двоично-десятичный код чисел 0...9 в код дополнения до 9 (рисунок 9.3, а) и до 10

(рисунок 9.3, б). Сумма десятичных чисел, соответствующих входному и выходному кодам схемы рисунка 9.3 (а), равна 9, а схемы рисунка 9.3 (б) – 10. В схеме рисунка 9.3 (б) при входном коде, соответствующем числу 0, выходной код также соответствует 0.

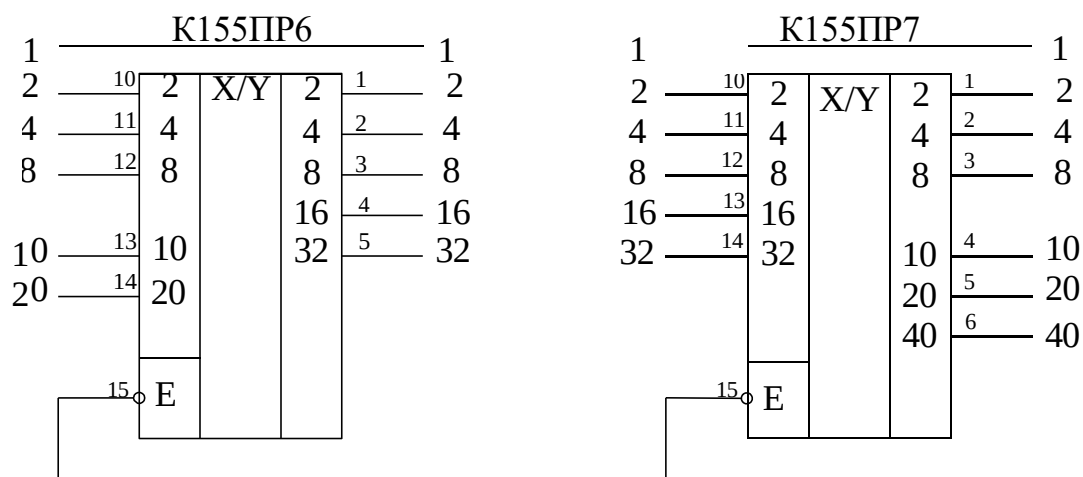


Рисунок 9.2 – Простейшее включение микросхемы K155PR6 и K155PR7

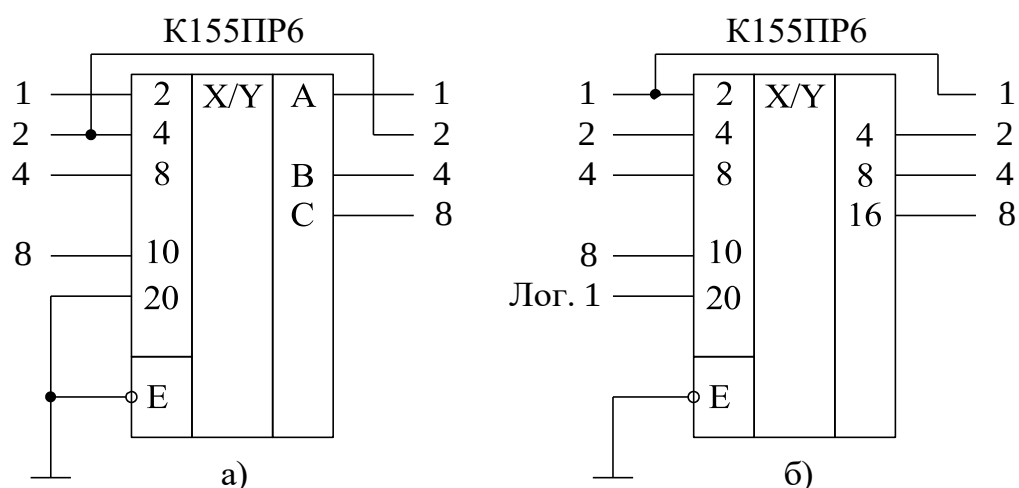


Рисунок 9.3 – Преобразователь кода в дополнение до 9 (а)
и в дополнение до 10 (б)

Микросхему K155PR6 можно применять для преобразования данных, вводимых в двоично-десятичном коде, в двоичный, например для ввода двоично-десятичного кода в цифроаналоговый преобразователь, работающий, как правило, в двоичном коде.

Микросхема K155PR7 может быть использована для преобразования в

десятичный вид данных, полученных в двоичном коде, например с выхода аналого-цифрового преобразователя для индикации в десятичном виде.

Разрядности одиночных микросхем недостаточно для решения большинства задач преобразования кодов, в этих случаях применяют каскадное соединение микросхем. На рисунке 9.4 показано соединение двух микросхем К155ПР6 для преобразования двоично-десятичных кодов чисел $0 \dots 99$ в двоичный, на рисунке 9.5 – шести микросхем для преобразования кодов чисел $0 \dots 999$. На рисунках 9.6 и 9.7 представлены схемы для преобразования двоичных кодов чисел $0 \dots 255$ и $0 \dots 511$ в десятичный. Для преобразования кодов десятичных чисел $0 \dots 9999$ в двоичный требуется 19 микросхем К155ПР6, а для преобразования кодов двоичных чисел $0 \dots 4095$ и $0 \dots 65535$ в двоично-десятичный – соответственно 8 и 16 микросхем К155ПР7.

Микросхемы К155ПР6 и К155ПР7 выполнены с «открытым» коллекторным выходом, поэтому для обеспечения помехоустойчивой работы микросхем между их выходами и плюсом питания следует устанавливать нагрузочные резисторы $1 \dots 5,1$ кОм, эти резисторы на приведенных схемах условно не показаны. Вход разрешения работы микросхем Е должен быть подключен к общему проводу, при подаче на него лог. 1 все выходы переходят в выключенное состояние.

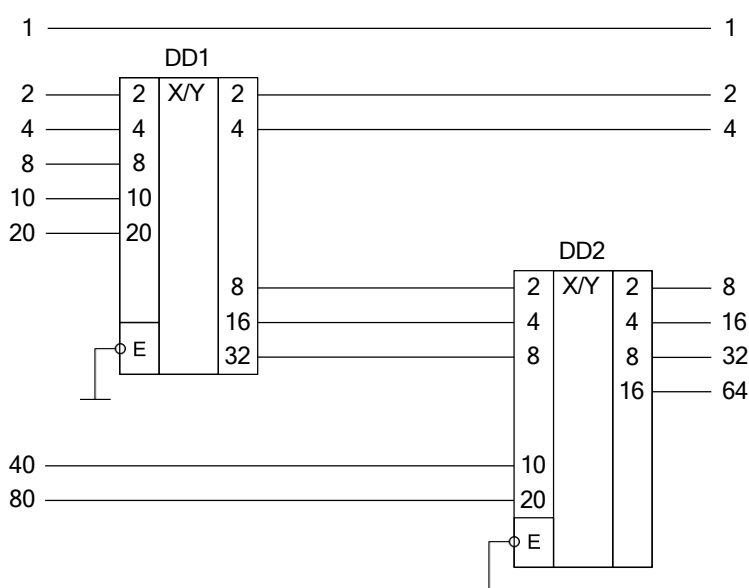


Рисунок 9.4 – Преобразователь двоично-десятичного кода чисел до 99 в двоичный

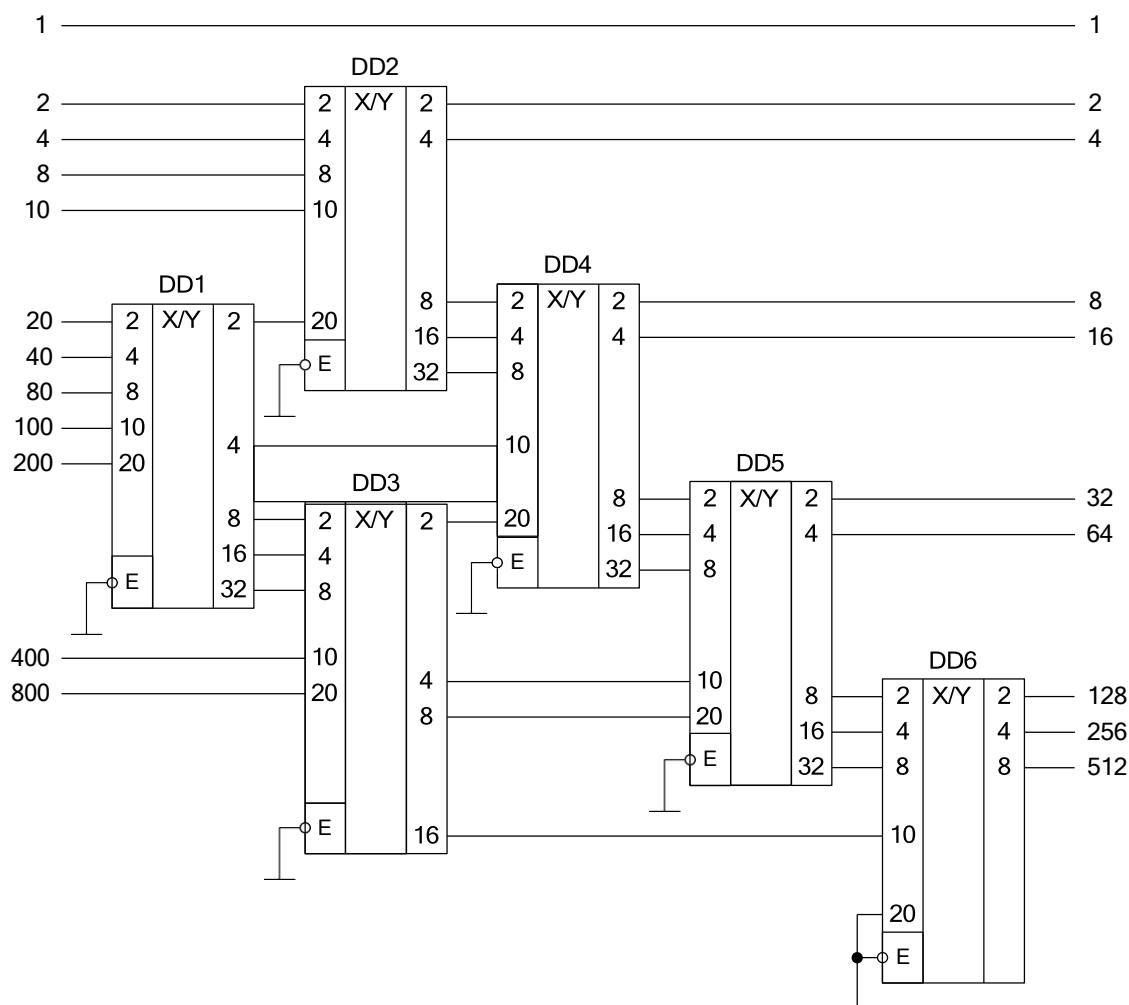


Рисунок 9.5 – Преобразователь двоично-десятичного кода чисел до 999 в двоичный

Описание лабораторной установки

Исследуемые микросхемы K155ПР6 (DD2) и K155ПР7 (DD3) расположены на печатной плате сменного устройства УС-18, входящего в комплект лабораторного оборудования К32. Переключение между микросхемами осуществляется кнопкой «1», а задание кода – кнопками «3»...«8» программатора кодов (см. рисунок 9.8). Выходные сигналы индицируются на цифровых табло в двоичном коде. Микросхема DD1 типа K155ЛН1, DD4 и DD5 – K155ЛН1.

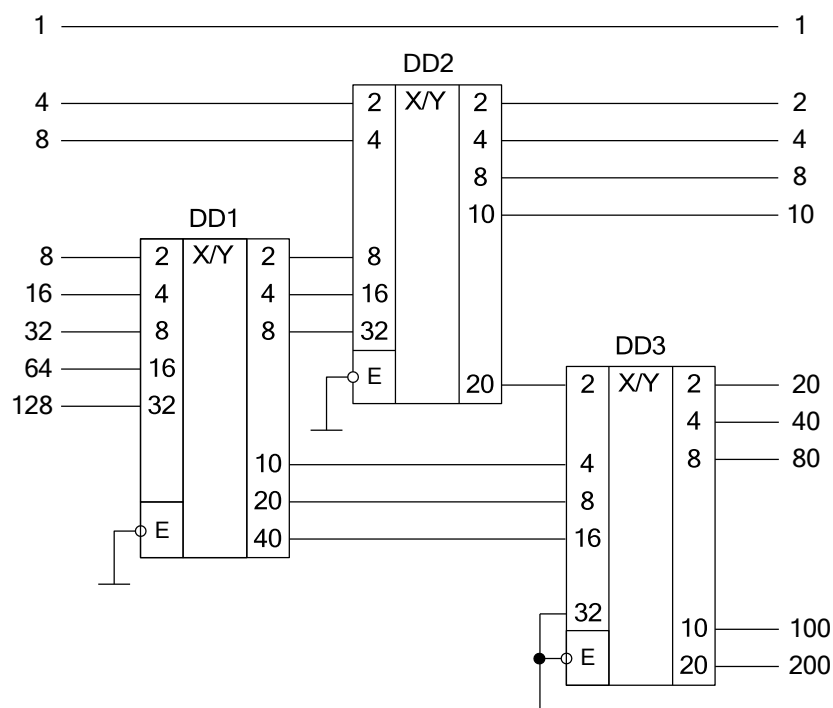


Рисунок 9.6 – Преобразователь двоичного кода чисел до 255
в двоично-десятичный

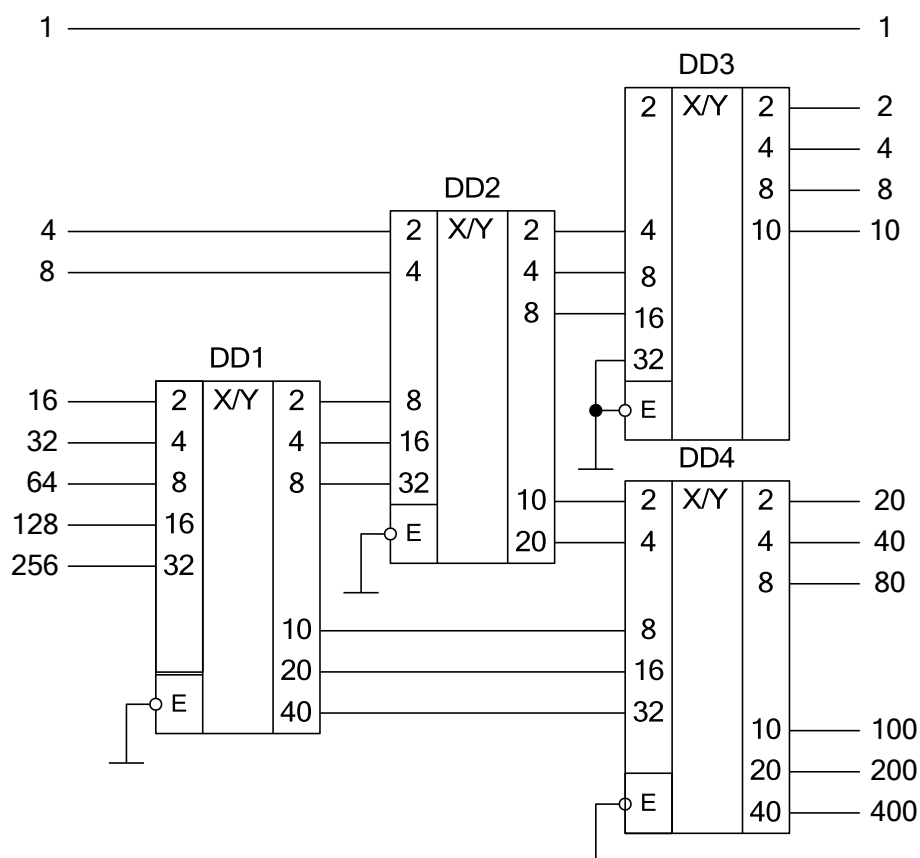


Рисунок 9.7 – Преобразователь двоичного кода чисел до 511
в двоично-десятичный

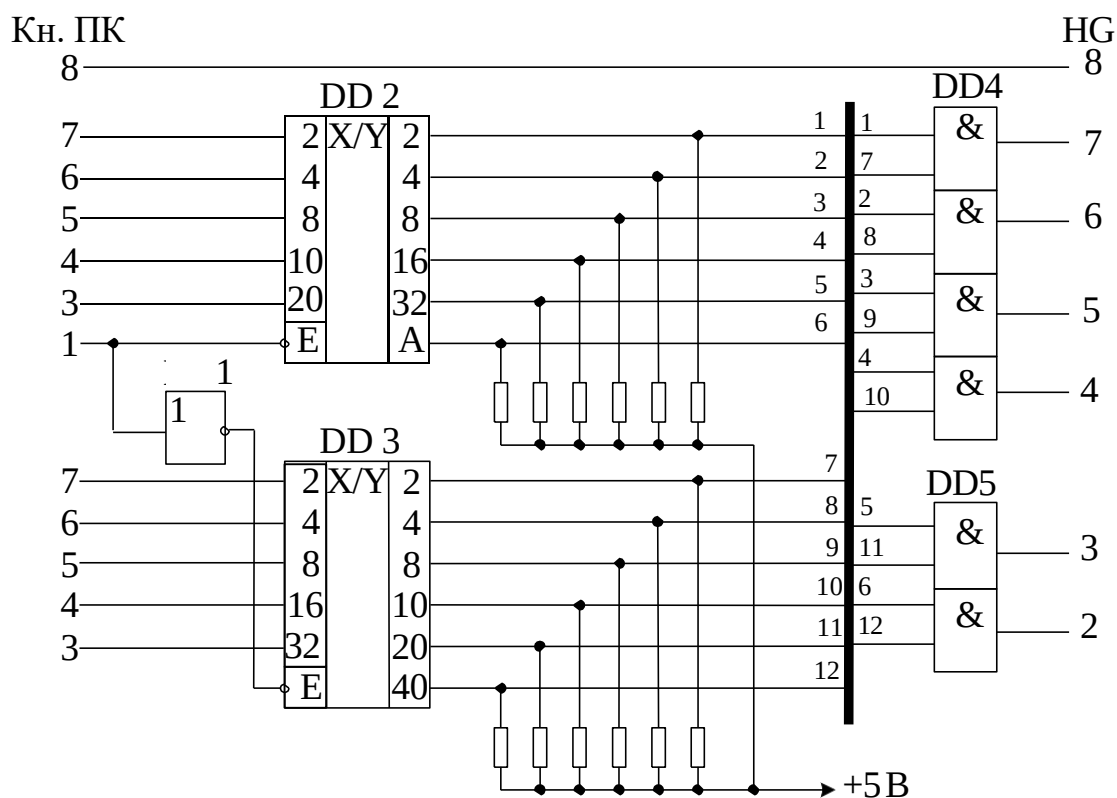


Рисунок 9.8 – Функциональная схема установки для исследования преобразователей кода

Последовательность выполнения работы

1. Закрепить на кронштейне устройство сменное УС-18 и установить его в разъем Х4 универсальной лабораторной установки К32.
2. Включить питание установки нажатием кнопки «СЕТЬ» и питание УС-18, нажав кнопку «+5 В».
3. Произвести перевод чисел из двоичного в двоично-десятичное представление на DD3. Числа задает преподаватель. Построить временные диаграммы работы исследованной микросхемы.
4. Произвести перевод чисел двоично-десятичного представления в двоичное на DD2. Числа задает преподаватель. Построить временные диаграммы работы исследованной микросхемы.
5. По завершении работы отжать кнопки «Сеть» и «+5В», вынуть УС из разъема БУК.

Содержание отчета

В соответствии с общими требованиями отчет должен содержать:

- тему и цель лабораторной работы;
- принципиальные схемы с указанием на них номеров задействованных кнопок программатора кодов и индикаторов;
- временные диаграммы работы микросхем и таблицы результатов, выводы по проделанной работе.

Контрольные вопросы к защите лабораторной работы

1. Для чего используется двоично-десятичное кодирование в микропроцессорных системах?
2. Избыточен ли двоично-десятичный код по сравнению с двоичным представлением чисел?
3. Сколько микросхем K155ПР6 потребуется для преобразователя кодов двоично-десятичных чисел 0 – 99999 в двоичный?
4. Сколько микросхем K155ПР6 потребуется для преобразователя кодов двоичных чисел 0 – 2047 в двоично-десятичный?

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное автономное образовательное учреждение
высшего образования
«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»

ВЫЧИСЛИТЕЛЬНЫЕ МАШИНЫ И КОНТРОЛЛЕРЫ

Методические указания к практическим занятиям

Направление подготовки 15.03.04 Автоматизация технологических процессов
и производств

Направленность (профиль) информационно-управляющие системы

Квалификация выпускника – бакалавр

Невинномысск 2026

Методические указания разработаны в соответствии с требованиями ФГОС ВО в части содержания и уровня подготовки выпускников по направлению подготовки 15.03.04 «Автоматизация технологических процессов».

В методических указаниях приведены задания, предназначенные для выполнения на практических занятиях. Рассмотрены основы теории, не отраженные в учебной литературе.

Составители: канд. техн. наук, доцент Евдокимов А.А.

Рецензент: канд. техн. наук, доцент Болдырев Д.В.

1 СИНТЕЗ СИСТЕМЫ СО СТРОБИРОВАНИЕМ

Необходимо решить следующие задачи.

1. Минимизировать функцию четырех переменных с помощью карты Карно.
2. Преобразовать в базис И-НЕ и ИЛИ-НЕ.
3. Синтезировать и моделировать полученную схему в базисе И-НЕ.
Провести анализ временной диаграммы.
4. Синтезировать и моделировать полученную схему в базисе ИЛИ-НЕ.
Провести анализ временной диаграммы.
5. Синтезировать и моделировать схемы со стробированием на элементах И-НЕ.
6. Синтезировать и моделировать схемы со стробированием на элементах ИЛИ-НЕ.

Таблица 1 – Варианты контрольной работы

Вариант задания	Функция Y	Вариант задания	Функция Y
1	0101110110110011	16	1011110111011011
2	0101001011010101	17	0101011011010101
3	1010101011101010	18	1101011011011010
4	1010100101100010	19	1101011011011010
5	0101101010100011	20	0110110101011010
6	1101010100010010	21	1101011101010010
7	1101000101010101	22	0000011011101101
8	0101010100101111	23	1101101000010101
9	1010111010011111	24	1000101011001010
10	1010101100100111	25	0010101110110001
11	0101001010111010	26	1110101110100001
12	0010110101001101	27	0010110000101010
13	1101001010110110	28	1110100011010010
14	1010101010111001	29	0110101001011010
15	1010010110100101	30	1101001000011111

Пример решения задачи

Вариант 0.

0	1010101100100011
---	------------------

Минимизация логической функции четырех переменных с помощью карты Карно и приведение к базисам ИЛИ-НЕ и И-НЕ.

Таблица 2 – Таблица истинности заданной функции:

X1	X2	X3	X4	Y
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	1
1	1	1	1	1

Получим карту Карно:

		X1X2			
		00	01	11	10
X3X4	00	1	1	0	0
	01	0	0	0	0
	10	1	1	1	1
	11	0	1	1	0

$\overline{X1}\overline{X3}\overline{X4}$ (points to the 1 in row 00, column 01)
 $X3\overline{X4}$ (points to the 1 in row 10, column 00)
 $X2X3$ (points to the 1 in row 10, column 01)

Минимальная ДНФ:

$$Y = \overline{X1} \cdot \overline{X3} \cdot \overline{X4} + X3 \cdot \overline{X4} + X2 \cdot X3$$

Приведем минимальную ДНФ к базису И-НЕ:

$$Y = \overline{\overline{Y}} = \overline{\overline{X1 \cdot X3 \cdot X4} + X3 \cdot X4 + X2 \cdot X3} = \overline{\overline{X1 \cdot X3 \cdot X4}} \cdot \overline{X3 \cdot X4} \cdot \overline{X2 \cdot X3}$$

Для преобразования функции к базису ИЛИ-НЕ – обратим значения функции:

		X1X2			
		00	01	11	10
X3X4	00	0	0	1	1
	01	1	1	1	1
	10	0	0	0	0
	11	1	0	0	1

$X1\overline{X3}$

$\overline{X2}X3X4$ $\overline{X3}X4$

Минимальная ДНФ:

$$\overline{Y} = X1 \cdot \overline{X3} + \overline{X3} \cdot X4 + \overline{X2} \cdot X3 \cdot X4$$

Преобразуем к базису ИЛИ-НЕ:

$$Y = \overline{\overline{Y}} = \overline{X1 \cdot \overline{X3} + \overline{X3} \cdot X4 + \overline{X2} \cdot X3 \cdot X4} = \overline{X1 \cdot \overline{X3}} \cdot \overline{\overline{X3} \cdot X4} \cdot \overline{\overline{X2} \cdot X3 \cdot X4}$$

$$\overline{\overline{Y}} = Y = \overline{(X1 + X3) \cdot (X3 + \overline{X4}) \cdot (X2 + \overline{X3} + \overline{X4})} = \overline{(X1 + X3)} + \overline{(X3 + \overline{X4})} + \overline{(X2 + \overline{X3} + \overline{X4})}$$

Моделирование полученной функции на элементах И-НЕ.

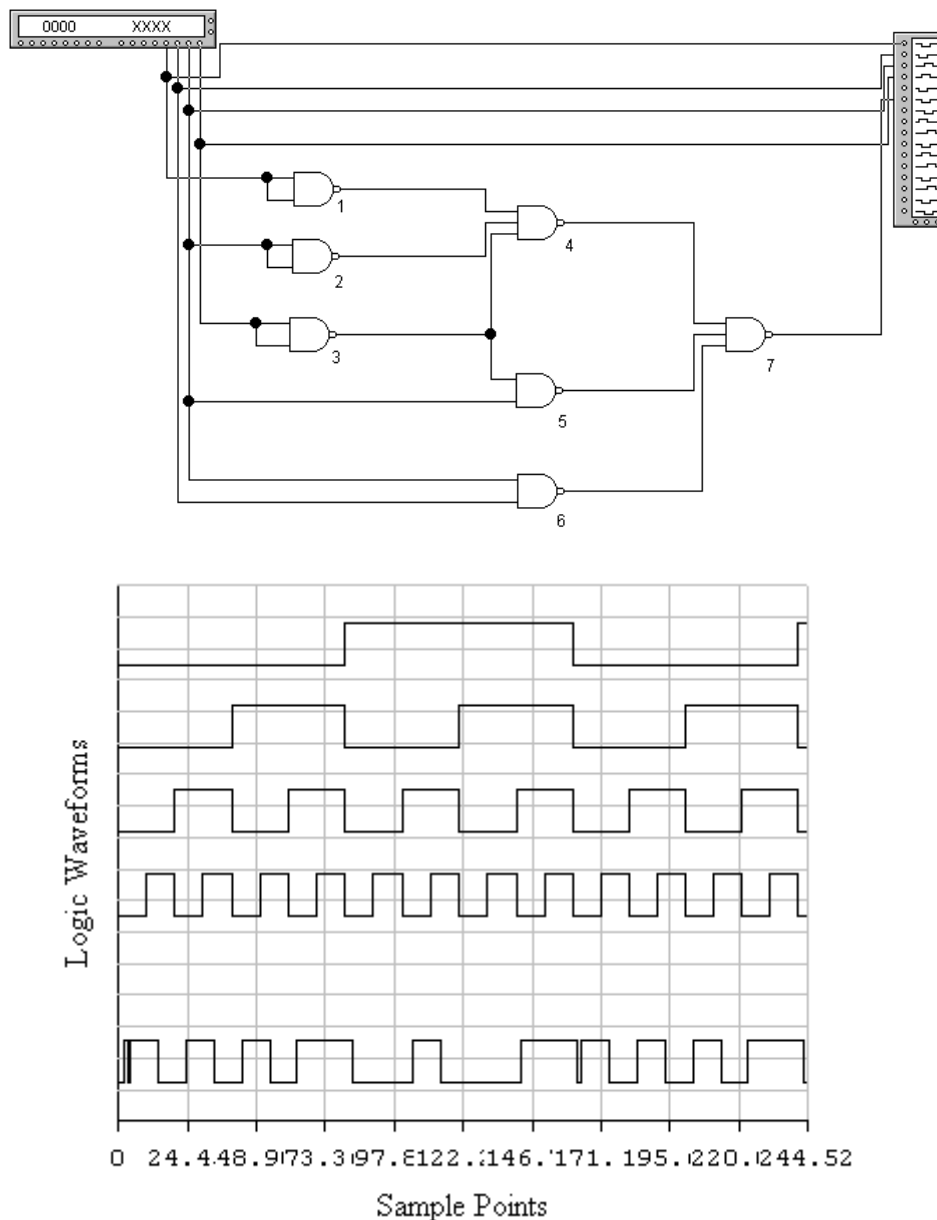


Рисунок 1 – Схема синтезированного цифрового устройства без синхронизации и временная диаграмма работы схемы на базе элементов И-НЕ

Наличие помехи в схеме обусловлено тем, что

- 1) переключение элемента 6 происходит быстрее, чем элементов 4 и 5, т.к. сигналы X2 и X3 поступают на его входы непосредственно;
- 2) переключение элемента 5 происходит быстрее элемента 4, поскольку сигнал X3 поступает без задержки на его вход.

Моделирование полученной функции на элементах ИЛИ-НЕ.

Синтез и моделирование схемы со стробированием на элементах И-НЕ.

$$c \cdot Y = c \cdot \overline{X1} \cdot \overline{X3} \cdot \overline{X4} + c \cdot X3 \cdot \overline{X4} + c \cdot X2 \cdot X3$$

$$Y = \overline{(c \cdot \overline{X1} \cdot \overline{X3} \cdot \overline{X4}) \cdot (c \cdot X3 \cdot \overline{X4}) \cdot (c \cdot X2 \cdot X3)}$$

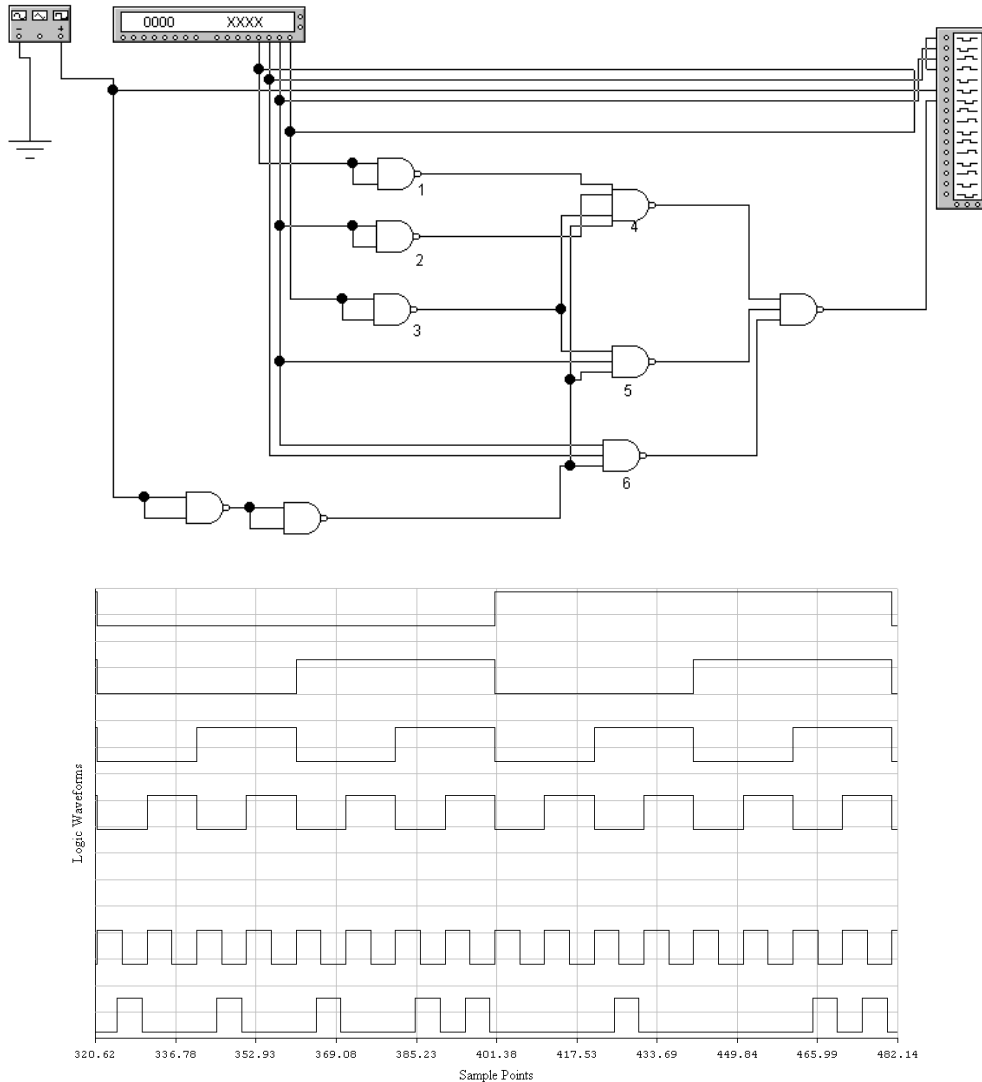


Рисунок 2 – Схема синтезированного цифрового устройства с синхронизацией и временная диаграмма работы схемы на базе элементов И-НЕ

Синтез и моделирование схемы со стробированием на элементах ИЛИ-НЕ.

$$\overline{\overline{c \cdot Y}} = c \cdot Y = \overline{\overline{c}} + (\overline{X1 + X3}) + (\overline{X3 + X4}) + (\overline{X2 + X3 + X4})$$

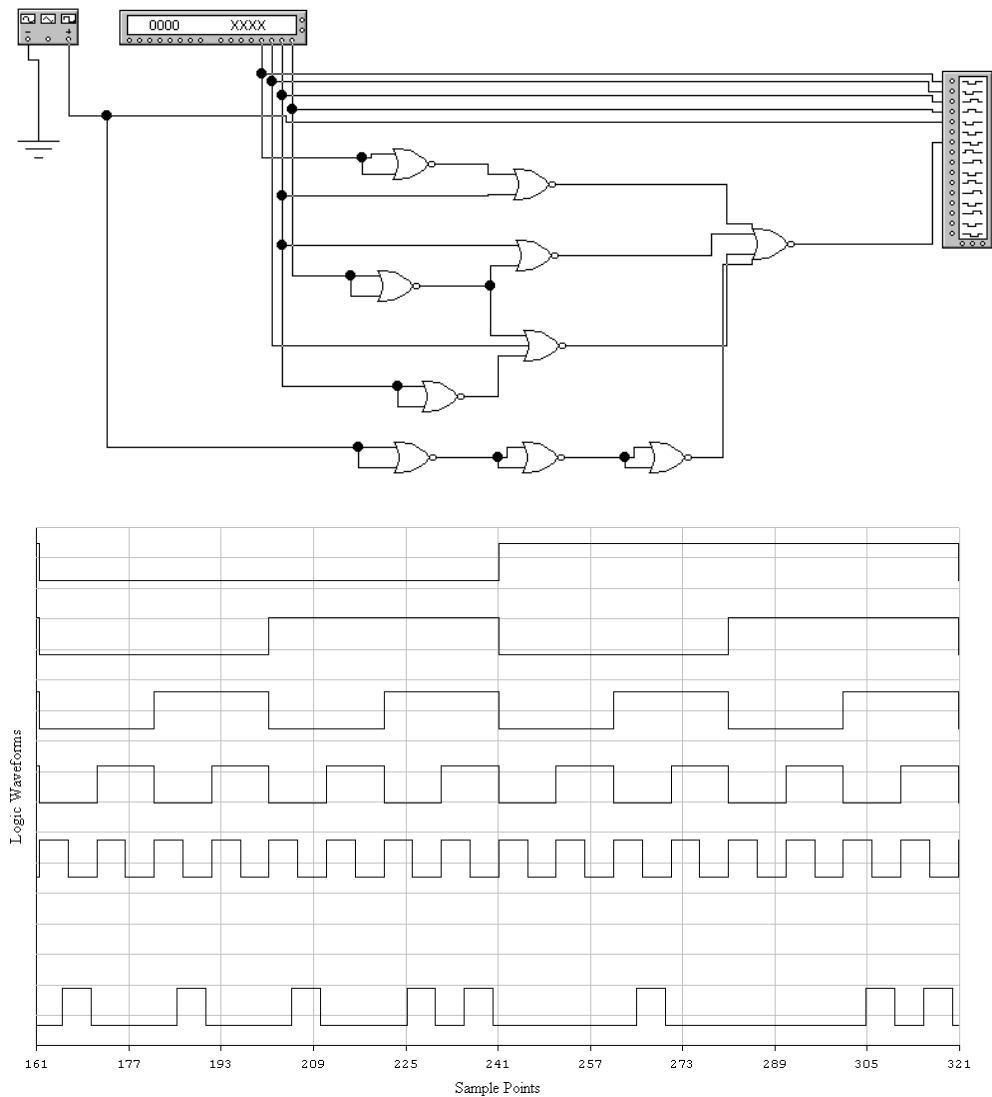


Рисунок 2 – Схема синтезированного цифрового устройства с синхронизацией и временная диаграмма работы схемы на базе элементов ИЛИ-НЕ

Литература

1. Хоровиц П., Хилл У. Искусство схемотехники: Пер. с англ. - 5-е изд., - М.: Мир, 2004.
2. Шевкопляс Б.В. Микропроцессорные структуры. Инженерные решения. Справочник М.: Радио и связь, 2005.
3. Клингман Э. Проектирование микропроцессорных систем/ Пер, с англ. под. Ред С.Д. Пашкеека М.: Мир, 2006

2 СИНТЕЗ УПРАВЛЯЮЩЕГО АВТОМАТА

Необходимо разработать управляющий цифровой автомат (ЦА) по содержательной граф-схеме алгоритма. Необходимо проанализировать различные варианты построения комбинационной схемы ЦА и выбрать оптимальный вариант. Для заданного варианта построить функциональную схему ЦА. Дать оценку конструктивной сложности ЦА. Представить рекомендации по выбору элементной базы для реализации цифрового автомата.

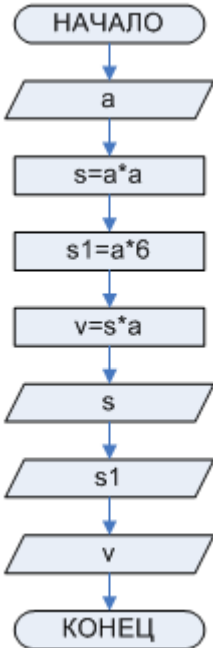
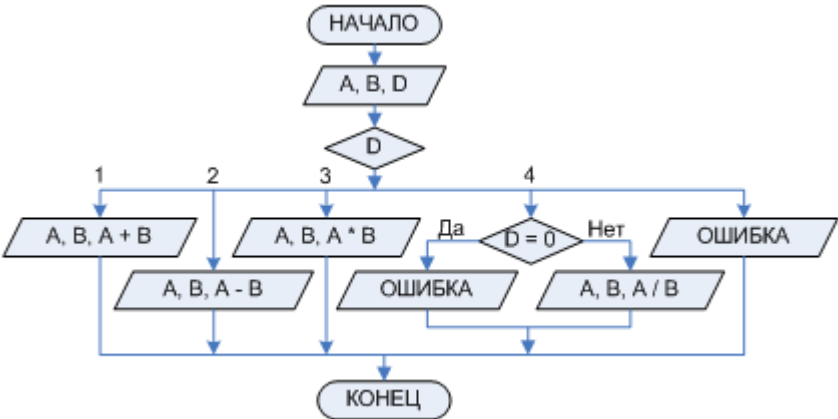
Исходными данными являются: содержательная граф-схема алгоритма функционирования управляющего автомата; тип элементов памяти и логических элементов. Вариант задания необходимо согласовать с преподавателем.

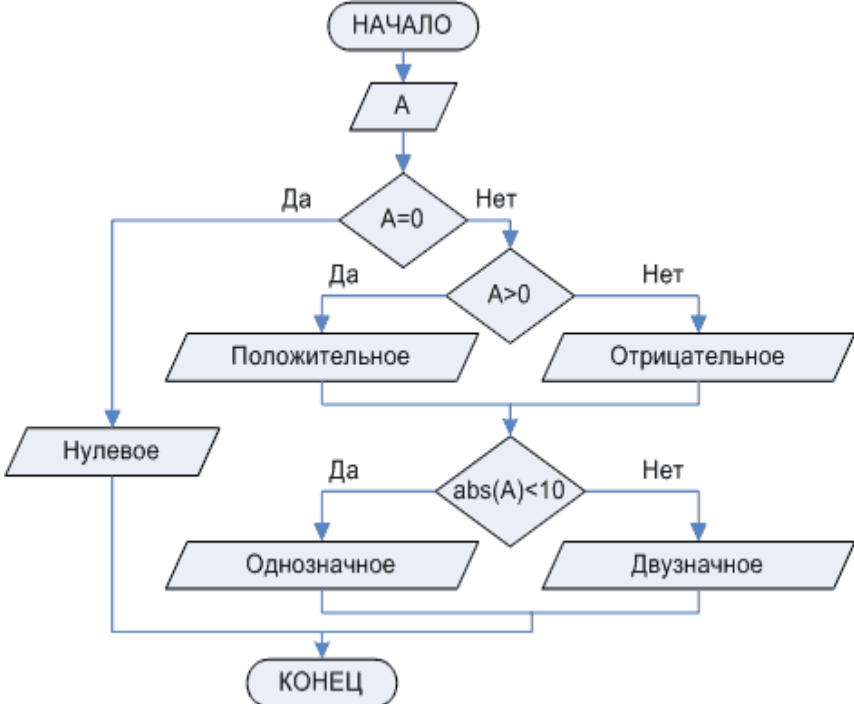
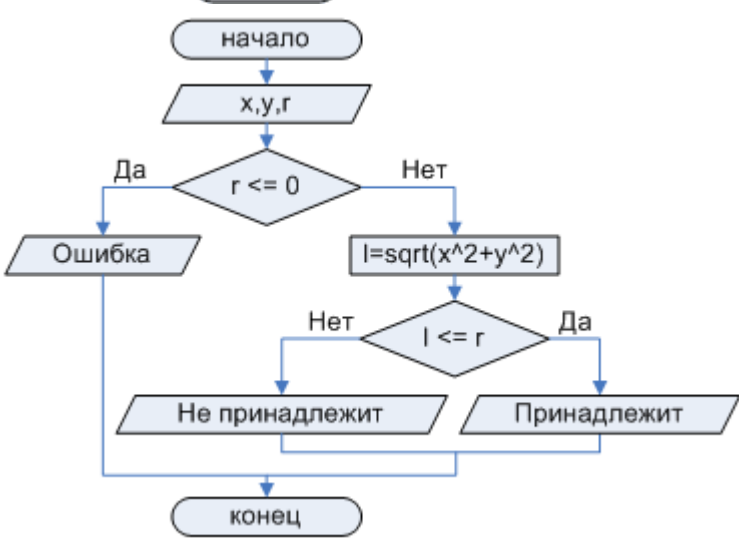
В отчете о выполненной работе необходимо отобразить следующие моменты.

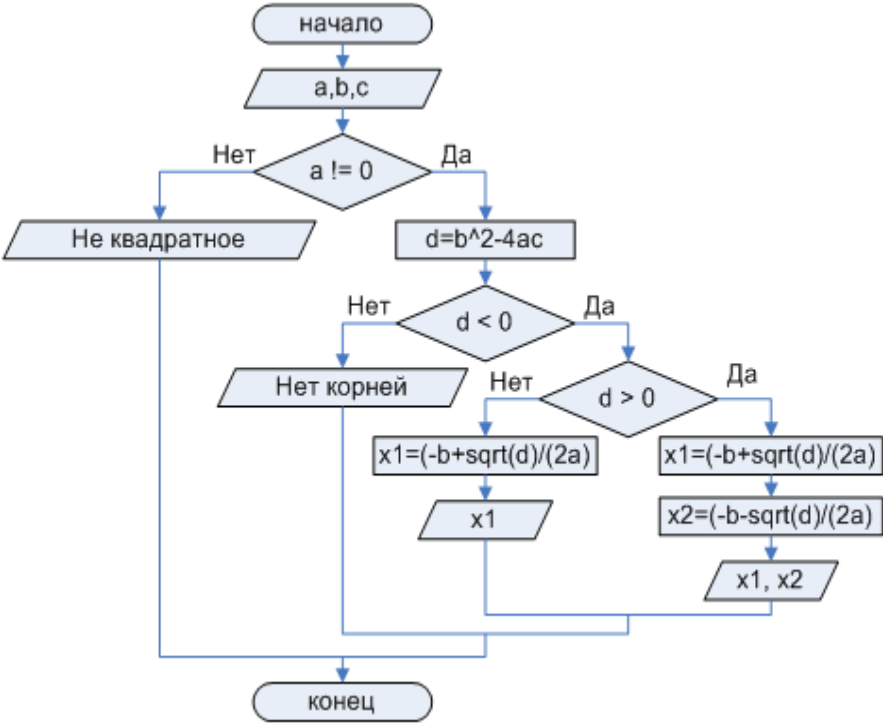
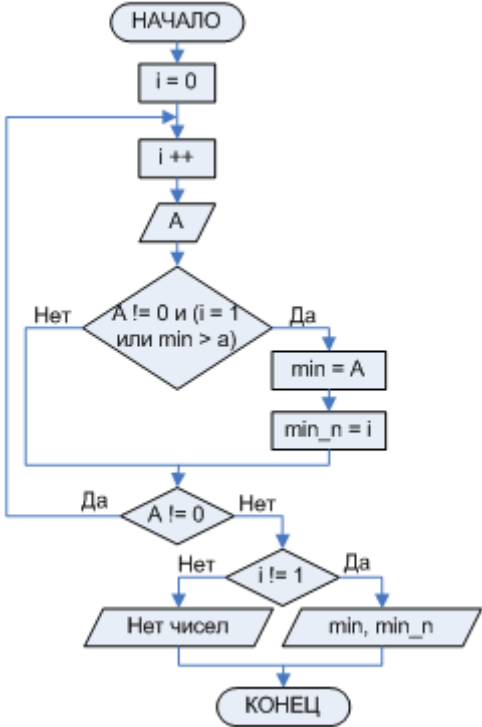
- 1 Содержательная граф-схема алгоритма цифрового автомата;
- 2 Кодированная и отмеченная граф-схема алгоритма автомата;
- 3 Построение графа переходов цифрового автомата;
- 4 Вычисление количества элементов памяти для цифрового автомата;
- 5 Кодирование состояний цифрового автомата Мура (Мили);
- 6 Построение таблицы переходов и выходных функций цифрового автомата;
- 7 Формирование и минимизация функций возбуждения элементов памяти и функций выходов;
- 8 Составление таблицы покрытия конъюнкциями системы логических уравнений;
- 9 Определение элементной базы и оценка конструктивной сложности и быстродействия схемы.

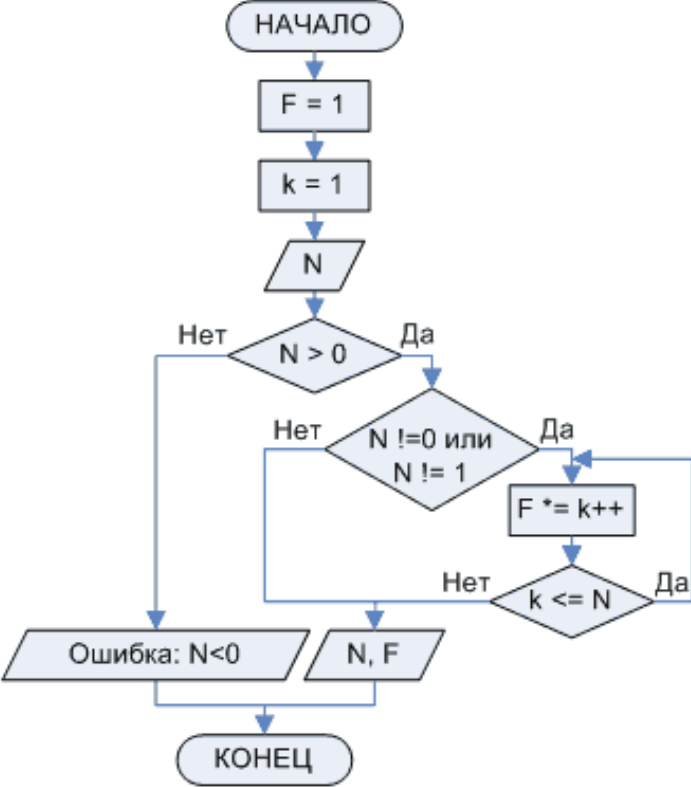
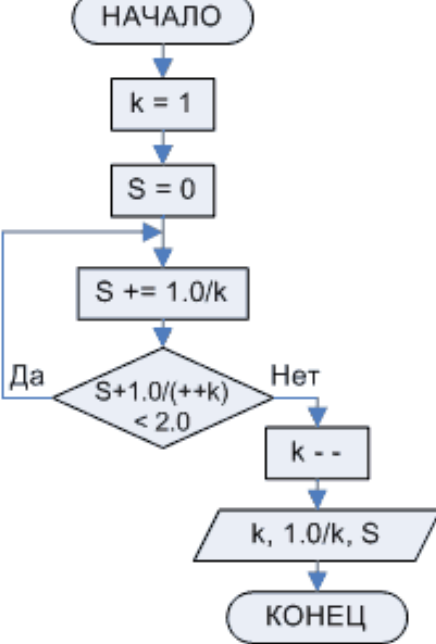
Таблица 1 – Индивидуальные задания

Вариант	Тип памяти и логики	Содержательная граф-схема алгоритма
1	D	<pre>graph TD Start([НАЧАЛО]) --> Input[/x, y, z/] Input --> Cond1{x < y и x < z} Cond1 -- Да --> MinX[min = x] MinX --> Cond2{y > z} Cond2 -- Да --> MaxY[max = y] Cond2 -- Нет --> MaxZ[max = z] Cond1 -- Нет --> Cond3{y < x и y < z} Cond3 -- Да --> MinY[min = y] MinY --> Cond4{x > z} Cond4 -- Да --> MaxX[max = x] Cond4 -- Нет --> MaxZ Cond3 -- Нет --> MinZ[min = z] MinZ --> Cond5{x > y} Cond5 -- Да --> MaxX Cond5 -- Нет --> MaxY MaxX --> Output[/min, max/] MaxY --> Output MaxZ --> Output Output --> End([КОНЕЦ])</pre>
2	T	<pre>graph TD Start([НАЧАЛО]) --> Input[/x, y, z/] Input --> Cond1{x < y и x < z} Cond1 -- Да --> MinX[min = x] Cond1 -- Нет --> Cond2{y < x и y < z} Cond2 -- Да --> MinY[min = y] Cond2 -- Нет --> MinZ[min = z] MinX --> Output[/min/] MinY --> Output MinZ --> Output Output --> End([КОНЕЦ])</pre>

Вариант	Тип памяти и логики	Содержательная граф-схема алгоритма
3	RS	 <pre> graph TD Start([НАЧАЛО]) --> Input[/a/] Input --> S1[s=a*a] S1 --> S2[s1=a*6] S2 --> S3[v=s*a] S3 --> Out1[/s/] Out1 --> Out2[/s1/] Out2 --> Out3[/v/] Out3 --> End([КОНЕЦ]) </pre>
4	JK	 <pre> graph TD Start([НАЧАЛО]) --> Input[/A, B, D/] Input --> D{D} D -- 1 --> Out1[/A, B, A+B/] D -- 2 --> Out2[/A, B, A-B/] D -- 3 --> Out3[/A, B, A*B/] D -- 4 --> D0{D=0} D0 -- Да --> Err1[/ОШИБКА/] D0 -- Нет --> Out4[/A, B, A/B/] Out1 --> End([КОНЕЦ]) Out2 --> End Out3 --> End Err1 --> End Out4 --> End </pre>

Вариант	Тип памяти и логики	Содержательная граф-схема алгоритма
5	D	 <pre> graph TD Start([НАЧАЛО]) --> Input[/A/] Input --> Dec1{A=0} Dec1 -- Да --> Zero[/Нулевое/] Dec1 -- Нет --> Dec2{A>0} Dec2 -- Да --> Pos[/Положительное/] Dec2 -- Нет --> Neg[/Отрицательное/] Pos --> Dec3{abs(A)<10} Neg --> Dec3 Dec3 -- Да --> Unamb[/Однозначное/] Dec3 -- Нет --> Amb[/Двузначное/] Zero --> End([КОНЕЦ]) Unamb --> End Amb --> End </pre>
6	T	 <pre> graph TD Start([начало]) --> Input[/x,y,r/] Input --> Dec1{r <= 0} Dec1 -- Да --> Error[/Ошибка/] Dec1 -- Нет --> Calc[/l=sqrt(x^2+y^2)/] Calc --> Dec2{l <= r} Dec2 -- Нет --> NotBel[/Не принадлежит/] Dec2 -- Да --> Bel[/Принадлежит/] Error --> End([конец]) NotBel --> End Bel --> End </pre>

Вариант	Тип памяти и логики	Содержательная граф-схема алгоритма
7	RS	 <pre> graph TD Start([начало]) --> Input[/a, b, c/] Input --> Dec1{a != 0} Dec1 -- Нет --> Out1[/Не квадратное/] Dec1 -- Да --> CalcD[d = b^2 - 4ac] CalcD --> Dec2{d < 0} Dec2 -- Нет --> Out2[/Нет корней/] Dec2 -- Да --> Dec3{d > 0} Dec3 -- Да --> CalcX1[x1 = (-b + sqrt(d)) / (2a)] Dec3 -- Да --> CalcX2[x2 = (-b - sqrt(d)) / (2a)] CalcX1 --> Out3[/x1, x2/] CalcX2 --> Out3 Dec3 -- Нет --> CalcX1 Dec3 -- Нет --> CalcX2 Out1 --> End([конец]) Out2 --> End Out3 --> End </pre>
8	JK	 <pre> graph TD Start([НАЧАЛО]) --> Init[i = 0] Init --> Loop(()) Loop --> Inc[i++] Inc --> Read[/A/] Read --> Dec1{A != 0 и (i = 1 или min > a)} Dec1 -- Да --> AssignMin[min = A] AssignMin --> AssignMinN[min_n = i] Dec1 -- Нет --> Dec2{A != 0} Dec2 -- Да --> Dec3{i != 1} Dec3 -- Да --> Out[/min, min_n/] Dec3 -- Нет --> End([КОНЕЦ]) Dec2 -- Нет --> Out Dec1 --> Loop </pre>

Вариант	Тип памяти и логики	Содержательная граф-схема алгоритма
9	D	 <pre> graph TD Start([НАЧАЛО]) --> F1[F = 1] F1 --> k1[k = 1] k1 --> N[/N/] N --> Ngt0{N > 0} Ngt0 -- Нет --> Error[/Ошибка: N < 0/] Ngt0 -- Да --> Nne01{N != 0 или N != 1} Nne01 -- Нет --> NF1[/N, F/] Nne01 -- Да --> Fmult[F *= k++] Fmult --> kleN{k <= N} kleN -- Да --> Fmult kleN -- Нет --> NF2[/N, F/] Error --> End([КОНЕЦ]) NF1 --> End NF2 --> End </pre>
10	T	 <pre> graph TD Start([НАЧАЛО]) --> k1[k = 1] k1 --> S0[S = 0] S0 --> Splus[S += 1.0/k] Splus --> Cond{S + 1.0/(++k) < 2.0} Cond -- Да --> Splus Cond -- Нет --> kdec[k --] kdec --> Out[/k, 1.0/k, S/] Out --> End([КОНЕЦ]) </pre>

Вариант	Тип памяти и логики	Содержательная граф-схема алгоритма
11	RS	функция main <pre> НАЧАЛО ↓ п ↓ f=factorial(n) ↓ f ↓ КОНЕЦ </pre> функция factorial <pre> НАЧАЛО ↓ k≤1 / \ Нет Да ↓ ↓ k*factorial(k-1) 1 \ / ↓ ↓ КОНЕЦ КОНЕЦ </pre>
12	JK	from10 <pre> НАЧАЛО ↓ a≥p / \ Да Нет ↓ ↓ from10(a/p,p) a ↓ ↓ os=a%p ↓ ↓ ↓ os КОНЕЦ </pre> main <pre> НАЧАЛО ↓ x ↓ y ↓ from10(x,y) ↓ КОНЕЦ </pre>

Цифровой автомат (ЦА) описывается следующим кортежем: $M = \{X, Y, S, \delta, \lambda, s_0\}$, где X, Y, S – соответственно множества входных, выходных значений ЦА и внутренних состояний.

Состояние ЦА определяется состоянием элементов памяти δ, λ – соответственно характеристические функции перехода из одного состояния в другое (δ) и функция выхода ЦА (λ). s_0 – начальное состояние ЦА.

По закону функционирования или по виду выходной функции ЦА делятся на: автоматы Мили и автоматы Мура.

Закон функционирования автомата Мили:

$$s(t+1) = \delta(s(t), x(t)), \quad y(t) = \lambda(s(t), x(t)),$$

где $s(t)$ – состояние автомата в настоящий момент; $s(t-1)$ – состояние автомата в предыдущий момент. Если $t=0$, то $s(t)=s_0$; $x(t)$ – входной сигнал в текущий момент; δ – оператор формирования состояния s ; λ – оператор формирования выходного сигнала y .

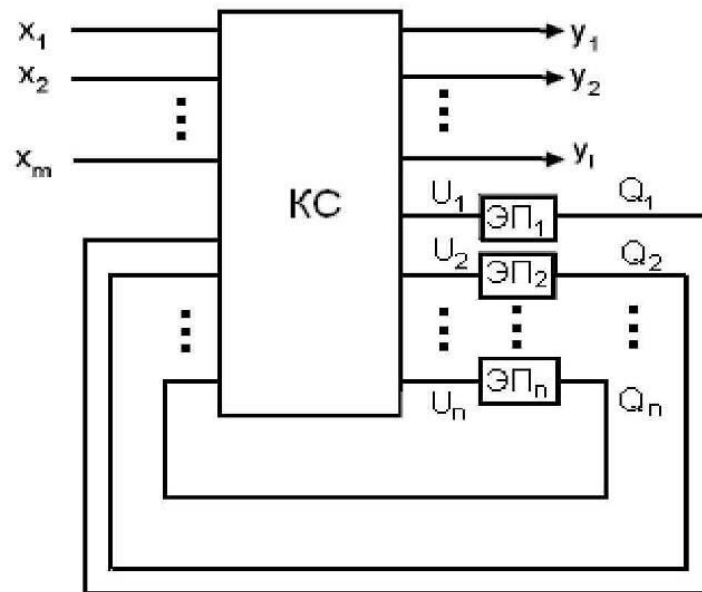
Закон функционирования автомата Мура:

$$s(t+1) = \delta(s(t), x(t)), \quad y(t) = \lambda(s(t)).$$

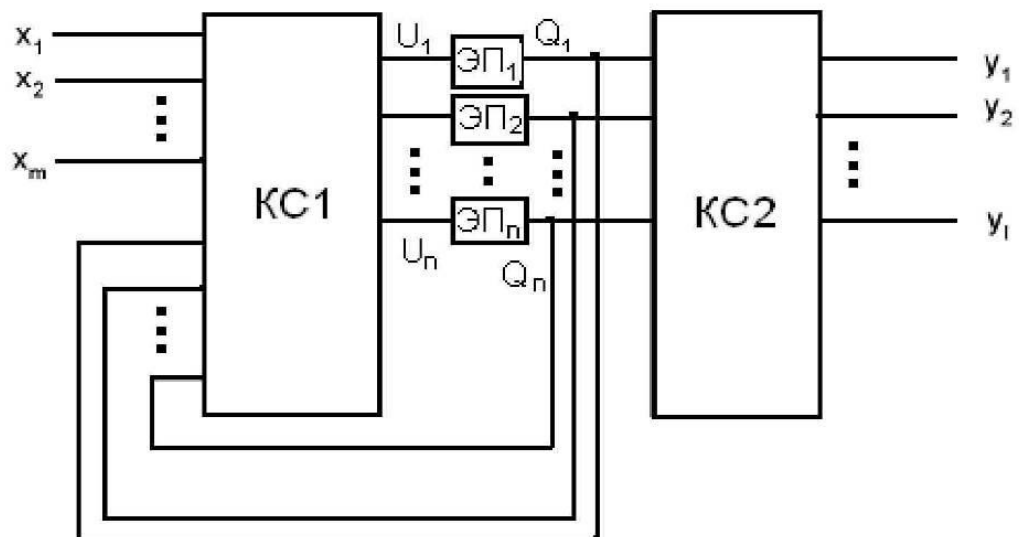
При синтезе управляющего автомата с жесткой логикой выделяются этапы абстрактного и структурного синтеза. На этапе абстрактного синтеза по алгоритму, заданному на начальном языке строится таблица переходов, записываются системы канонических уравнений (СКУ) и системы выходных функций. На этапе структурного синтеза строится логическая схема управляющего автомата. Функция управляющего автомата задаётся кодированной граф-схемой алгоритма (ГСА) микропрограммы. Кодированную ГСА (рисунок 2, б)) получают путём замены в содержательной ГСА (рисунок 2, а) микрооператоров (наборов совместимых микроопераций) на коды микрокоманд, а логических условий на их идентификаторы.

Абстрактный синтез управляющего автомата начинается с отметки внутренних состояний кодированной ГСА. Отметка состояний должна соответствовать закону функционирования автомата Мура или Мили, то есть выполняется для них различным образом.

Будем полагать, что автомат начинает работу с состояния s_0 , в котором он не вырабатывает никаких выходных сигналов и после выполнения микропрограммы снова оказывается в этом же состоянии. Затем автомат переходит в состояния, предписанные законом функционирования, и формирует микрокоманды y , соответствующие текущим значениям сигналов x . Момент окончания выполнения микропрограммы отмечается возвратом автомата в начальное состояние s_0 .



а)



б)

Рисунок 1 – Структурные схемы автомата Миля (а) и автомата Мура (б)

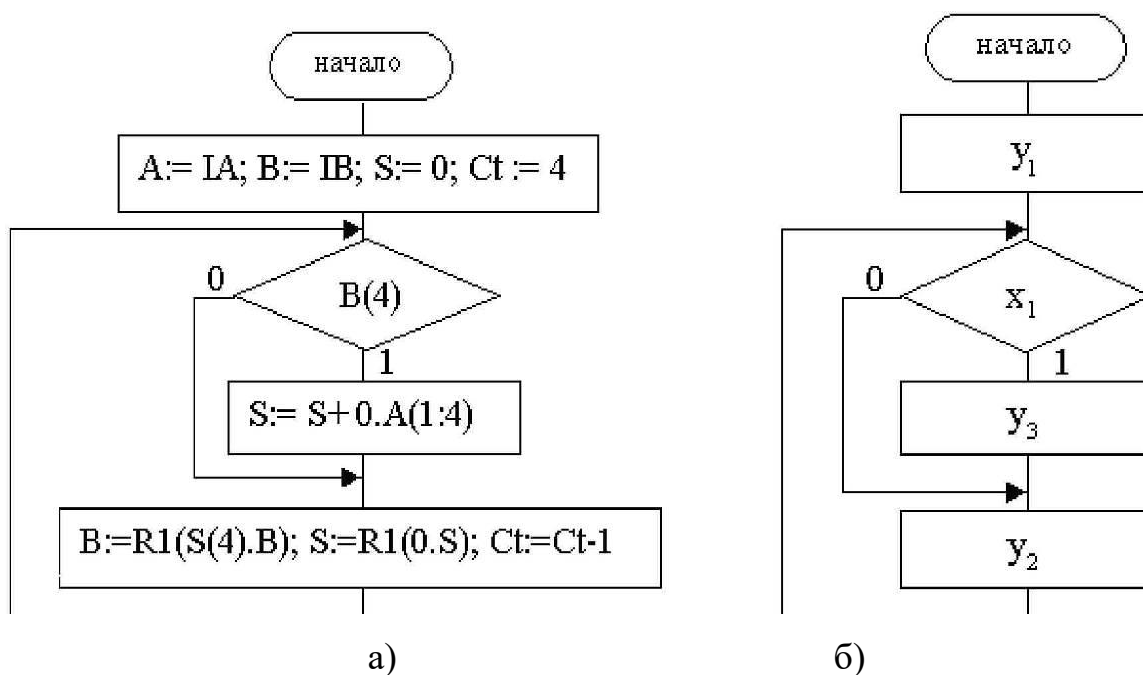


Рисунок 2 – Фрагмент содержательной (а) и кодированной (б) ГСА микропрограммы

Поскольку в автомате Мура выходные сигналы связаны только с состоянием автомата, то каждой операторной вершине нужно поставить в соответствие одно из состояний автомата. Правило отметки состояний автомата на ГСА микропрограммы будет выглядеть следующим образом:

- символом s_0 отмечаются начальная и конечная вершины ГСА;
- каждая операторная вершина отмечается единственным символом $s_1, s_2, s_3, s_4, s_5, \dots$;
- две различные операторные вершины не могут быть отмечены одинаковыми символами.

На рисунке 3а представлена ГСА, отмеченная по приведенному выше правилу. В каждом такте автомат Мура, интерпретирующий данную микропрограмму, переходит из одного состояния в другое и выдает соответствующие выходные управляющие сигналы y_i . Порядок выдачи выходных сигналов y_i определяется значениями входных сигналов x_i . Так, при наличии входного сигнала $x_1 = 0$ автомат из состояния s_0 перейдет в состояние s_1 и выдаст выходной сигнал y_1 . В следующем такте работы под воздействием входного сигнала $x_2 = 1$ автомат из состояния s_1 перейдет в состояние s_3 с выдачей выходных сигналов y_2 и y_3 .

Если для интерпретации закодированной ГСА используется автомат Мили, то отметка граф-схемы производится в следующем порядке:

- символом s_0 отмечается выход начальной и вход конечной вершины;
- символами $s_1, s_2, \dots$ отмечаются входы вершин, следующие за операторными вершинами;
- входы двух различных вершин не могут быть отмечены одинаковыми символами;
- входы вершины могут отмечаться только одним символом состояния.

Приведенные правила означают, что если вершина имеет несколько входов, то символом состояния отмечается их подмножество, состоящее из входов, следующих только за начальной или за операторными вершинами. Если один из входов конечной вершины соединен с выходом операторной вершины, то между ними необходимо ввести пустую операторную вершину, иначе автоматы Мура и Мили, построенные по одной ГСА не будут эквивалентными.

На рисунке 3б представлена ГСА, отмеченные по приведённому выше правилу.

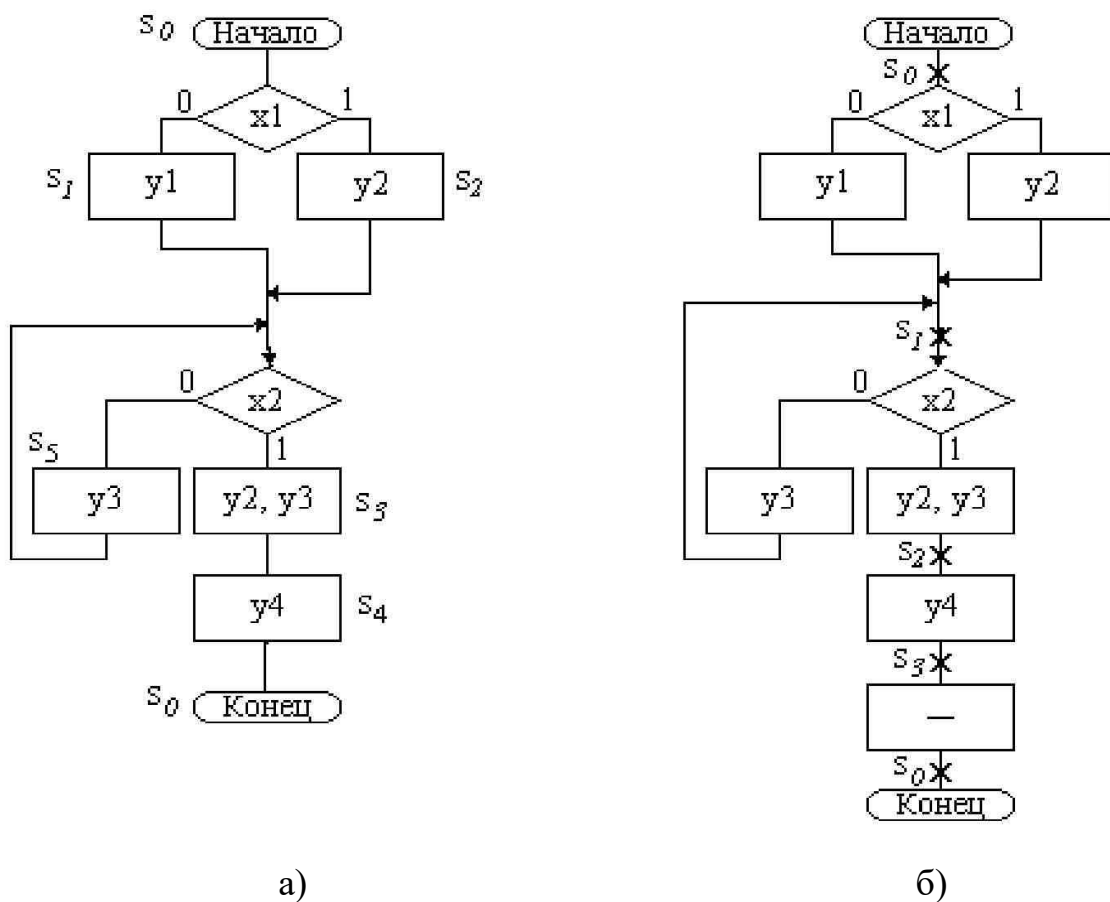
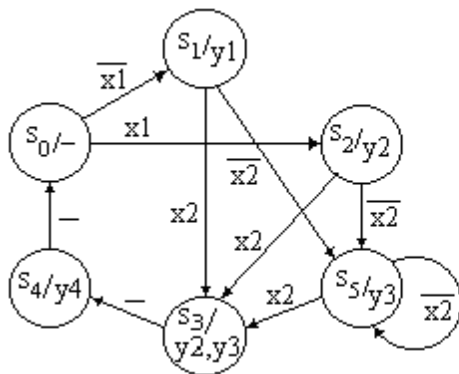


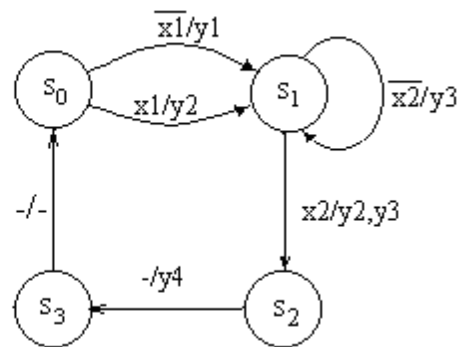
Рисунок 3 – Отмеченные граф-схемы (а) для автомата Мура,
(б) для автомата Мили

Для автоматов Мура и Мили их внутренние состояния представляются вершинами графа. Внутренние переходы от одного состояния к другому изображаются направленными дугами. Для автоматов Мили и Мура значение входного сигнала, вызывающего этот переход из текущего состояния $s(t)$ в последующее $s(t+1)$, приписывается соответствующей дуге. Для автомата Мура значения выходных сигналов зависят только от внутреннего состояния и поэтому приписываются соответствующей вершине. Таким образом, на графах отображаются обе характеристические функции конечного автомата. Граф автомата Мура, построенный по ГСА, представлен на рисунке 4а.

При формировании графа для автомата Мили необходимо учитывать, что значения выходных сигналов $y(t)$, определяемые значениями текущего состояния $s(t)$ и входных сигналов $x(t)$, ставятся в соответствие самой дуге. Граф автомата Мили приведен на рисунке 4, б).



а)



б)

Рисунок 4 – Графы автоматов Мура (а) и Мили (б)

Для автомата Мура в ячейках таблицы переходов-выходов для каждой пары значений аргументов $x(t)$, $s(t)$ проставляются будущие внутренние состояния $s(t+1)$. Значения выходных сигналов $y(t)$ представляются в отдельном столбце. Пример табличного представления функций автомата Мура приведен на рисунке 5а.

Для автомата Мили в ячейках таблицы переходов-выходов для каждой пары значений аргументов проставляются будущие внутренние состояния и текущие значения выходных сигналов. Пример табличного представления функций автомата

Мили приведен на рисунке 5б.

При заданных типах элементов памяти структурный синтез управляющего автомата сводится к выполнению следующих проектных операций:

- кодирование внутренних состояний;
- формирование функций внешнего перехода;
- формирование и минимизация функций возбуждения элементов памяти и функций выходов;
- построение комбинационной схемы автомата в выбранном базисе логических элементов и функциональной схемы автомата.

	x_1x_2				y
	00	01	10	11	Y
s_0	s_1	s_1	s_2	s_2	-
s_1	s_5	s_3	s_5	s_3	y_1
s_2	s_5	s_3	s_5	s_3	y_2
s_3	s_4	s_4	s_4	s_4	y_2, y_3
s_4	s_0	s_0	s_0	s_0	y_4
s_5	s_5	s_3	s_3	s_5	y_3

а)

	x_1x_2			
	00	01	10	11
s_0	s_1/y_1	s_1/y_1	s_1/y_2	s_1/y_2
s_1	s_1/y_3	s_2/y_2y_3	s_1/y_3	s_2/y_2y_3
s_2	s_3/y_4	s_3/y_4	s_3/y_4	s_3/y_4
s_3	$s_0/-$	$s_0/-$	$s_0/-$	$s_0/-$

б)

Рисунок 5 – Табличное представление функции для автоматов Мура (а) и Мили (б)

Структурный синтез начинается с двоичного кодирования внутренних состояний автомата – установления взаимно-однозначного соответствия между состояниями автомата и комбинациями состояний элементов памяти.

Анализ структурного синтеза автоматов показывает, что различные варианты кодирования состояний автомата приводят к различным выражениям функций возбуждения и функций выходов, в результате чего оказывается, что сложность комбинационной схемы автомата существенно зависит от выбранного кодирования. Как правило, нахождения вариантов кодирования состояний, которые обеспечивают ослабленную функциональную зависимость для функций возбуждения, дает более экономичную схему, чем при других типах кодирования.

При кодировании состояний каждому состоянию устройства должна быть поставлена в соответствие некоторая кодовая комбинация. Число разрядов кода выбирается из следующих соображений: если число состояний равно S , то для обеспечения s кодовых комбинаций требуется k -разрядный код, где k -минимальное целое число, при котором выполняется неравенство $s \leq 2^k$.

При двоичном кодировании состояний автомата число триггеров в его схеме равно числу разрядов кода и вычисляется по формуле:

$$n = k = \lceil \log_2 S \rceil,$$

где S – число состояний автомата; $\lceil \cdot \rceil$ – округление в большую сторону.

Обычно выполняют экономичное кодирование состояний, которое обеспечивает наиболее простую реализацию комбинационной схемы (КС) автомата. Используется метод соседнего кодирования, основанный на поиске соседних состояний и назначении им соседних кодов.

Функции внешнего перехода определяют изменение состояний каждого из элементов памяти в зависимости от изменения состояния всех элементов памяти и приходящих на автомат входных сигналов.

Чтобы каждый элемент памяти работал в соответствии со своей функцией внешних переходов, необходимо, чтобы на его входы приходили строго определенные управляющие сигналы. Эти сигналы формируются по логическим выражениям, которые называют функциями возбуждения элементов памяти. Функции возбуждения зависят не только от функции внешних переходов элемента памяти, но и от его собственного, внутреннего функционирования.

Табличные формы представления функций внешнего перехода, функций возбуждения и выходов можно получить непосредственно из таблицы переходов-выходов и таблицы кодов состояний. Для этого символы состояний необходимо заменить соответствующими кодами и установить порядок следования строк и столбцов.

Для наглядности выполняемых преобразований строится структурная таблица автомата, которая заполняется с учетом функционирования заданного элемента памяти.

Таблица 3 – Таблица переходов триггеров

$Q(t) \rightarrow Q(t+1)$	D	T	S	R	J	K
$0 \rightarrow 0$	0	0	0	x	0	x
$0 \rightarrow 1$	1	1	1	0	1	x
$1 \rightarrow 0$	0	1	1	0	x	1
$1 \rightarrow 1$	1	0	x	0	x	0

В структурной таблице автомата отображаются значения функций возбуждения и выходов для всех рабочих наборов. С целью упрощения их аналитического представления используют карты Карно и выполняют их минимизацию.

Минимизацию функций целесообразно выполнять по критериям оптимальности совместной минимизации: минимум числа различных термов (конъюнкций или дизъюнкций), используемых для покрытия всех функций системы и минимум рангов этих термов. При этом один и тот же терм может входить в покрытие нескольких функций.

На основе полученных функций возбуждения и функций выходов можно построить функциональную схему микропрограммного автомата. На практике чаще всего используют базисы Буля (элементы И, ИЛИ, НЕ), Шеффера (элементы И-НЕ) и Пирса (элементы ИЛИ-НЕ). Качество решения задачи синтеза КС оценивают по затратам оборудования и быстродействию.

При разработке схем на основе конкретной элементной базы количество оборудования обычно измеряется числом корпусов (модулей), используемых в схеме. В теоретических разработках ориентируются на произвольную элементную базу и поэтому для оценки затрат оборудования используется оценка сложности схем по Квайну. Сложность (цена) схемы по Квайну определяется суммарным числом входов логических элементов в составе схемы. При такой оценке единица сложности, т. е. единица оборудования – один вход логического элемента. При этом цена инверсного входа обычно принимается равной двум.

Такой подход к оценке сложности схем является результативным по следующим причинам. Во-первых, сложность схемы легко вычисляется по булевым функциям, на основе которых строится схема: сложность схемы равна сумме числа букв в дизъюнктивной нормальной форме, причем букве со знаком отрицания соответствует цена два, и числа знаков дизъюнкции, увеличенного на единицу для каждого дизъюнктивного выражения. Во-вторых, все классические методы минимизации

булевых функций обеспечивают минимальность схемы именно в смысле цены схемы по Квайну. Практика показывает, что схема, минимальная в смысле цены по Квайну, обычно реализуется наименьшим числом конструктивных элементов – корпусов.

Быстродействие схемы оценивается максимальной задержкой сигнала при прохождении его от входа схемы к выходу, т. е. определяется промежутком времени от момента поступления входных сигналов до момента установления соответствующих значений выходных сигналов. Задержка сигнала кратна числу элементов, через которые проходит сигнал от входа к выходу схемы. Поэтому быстродействие схемы характеризуется значением $d\tau$, где τ - задержка сигнала на одном логическом элементе. Значение d определяется количеством уровней комбинационной схемы, которое рассчитывается следующим образом. Входам комбинационной схемы присваивается уровень 0. Элементы, связанные только с входами схемы, относятся к уровню 1. Элемент относится к уровню d , если он связан по входам с элементами уровней $d-1$, $d-2$, ..., 0. Максимальный уровень элементов определяет количество уровней комбинационной схемы.

Контрольные вопросы

1. Принцип микропрограммного управления.
2. Система команд автоматов, реализующих вычислительные алгоритмы.
3. Набор операций автомата.
4. Состав и назначение элементов блок-схемы универсального микропрограммного автомата.
5. Общий алгоритм функционирования универсального микропрограммного автомата.
6. Основные характеристики автоматов.
7. Устройство управления микропрограммным автоматом.
8. Формирование адреса микрокоманд.
9. Композиция автоматов, структурные схемы.
10. Основные задачи теории структурного синтеза автоматов.
11. Теорема о структурной полноте.
12. Комбинационная часть автомата.

13. Кодирование состояний автомата.

14. Состояние элементов памяти.

Пример синтеза управляющего автомата для заданного алгоритма

По заданной содержательной схеме алгоритма в микрооперациях разработать функциональную схему управляющего автомата Мура (Мили) (рисунок 6), в качестве элементов памяти использовать D-триггеры, комбинационную схему реализовать на логических элементах. Дать оценку конструктивной сложности ЦА.

Заменим наборы микроопераций O1, O2, O3, O4 на коды микрокоманд Y1, Y2, Y3, Y4. В результате получим кодированную ГСА в микрокомандах. Построим отмеченную граф-схему алгоритма (ГСА) управляющего автомата Мура (Мили). В соответствии с требованиями, предъявляемыми к разметке состояний цифрового автомата Мура (Мили), получаем отмеченную ГСА цифрового автомата (рисунок 7а), б)).

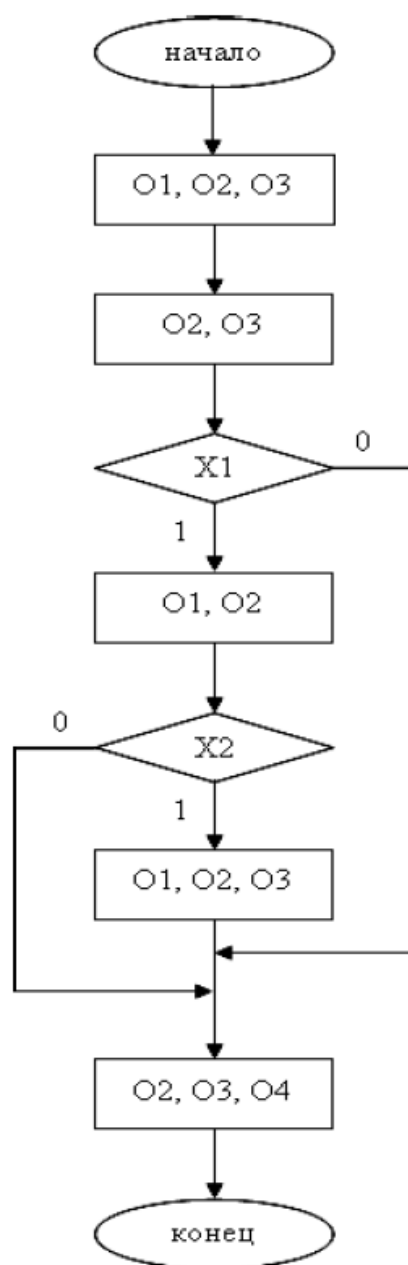


Рисунок 6 – Схема алгоритма в микрооперациях

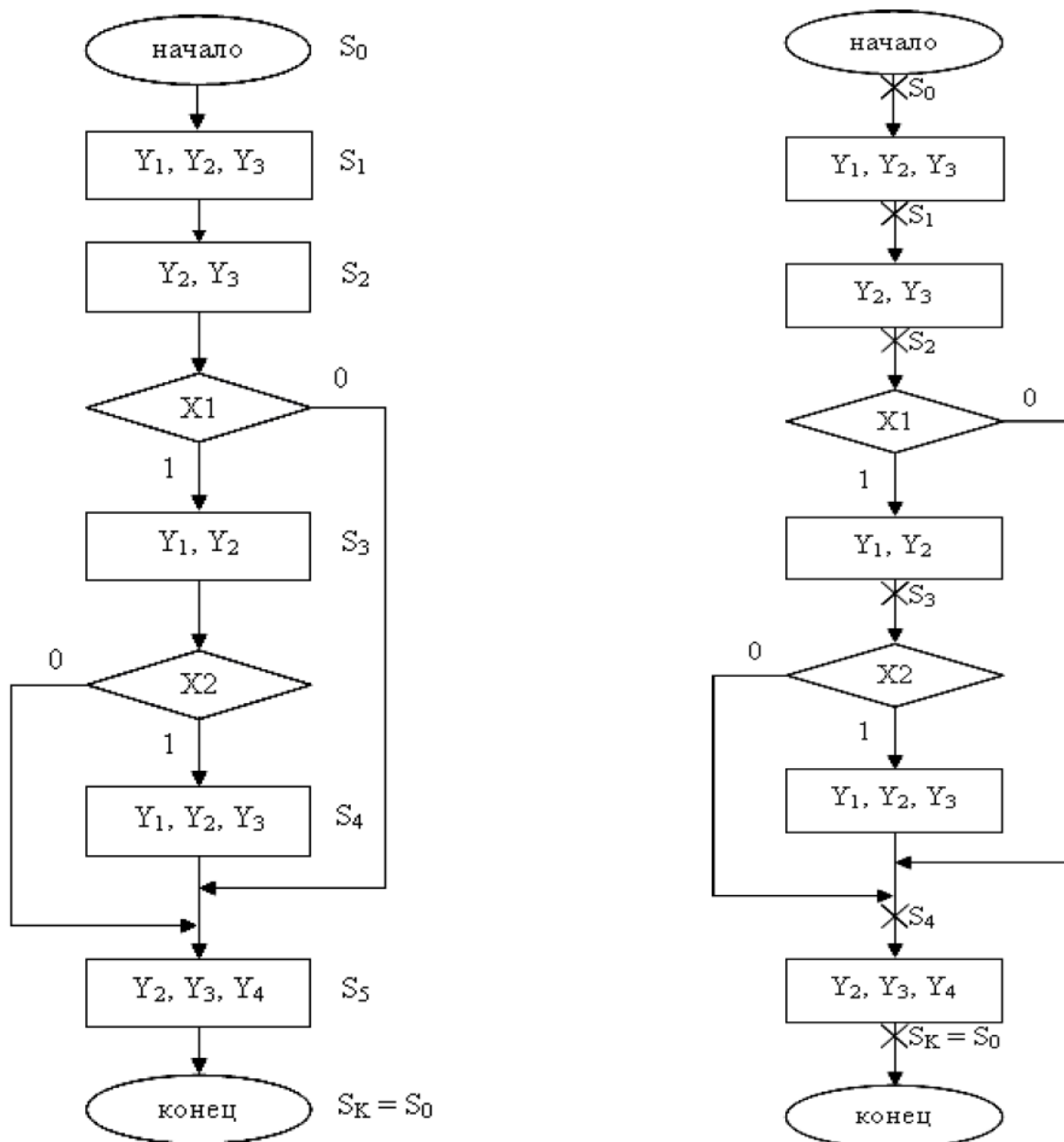
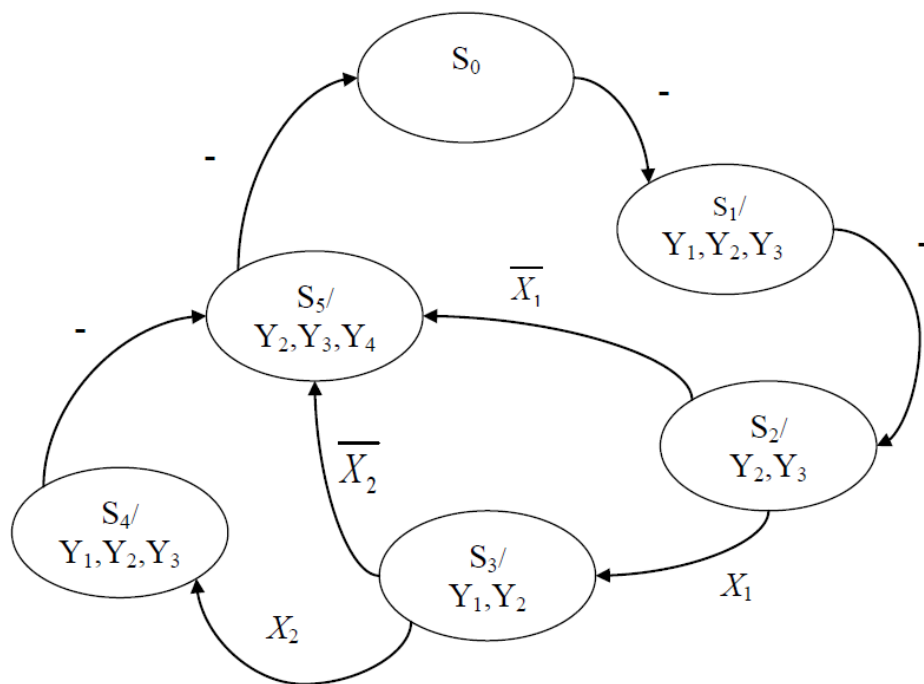
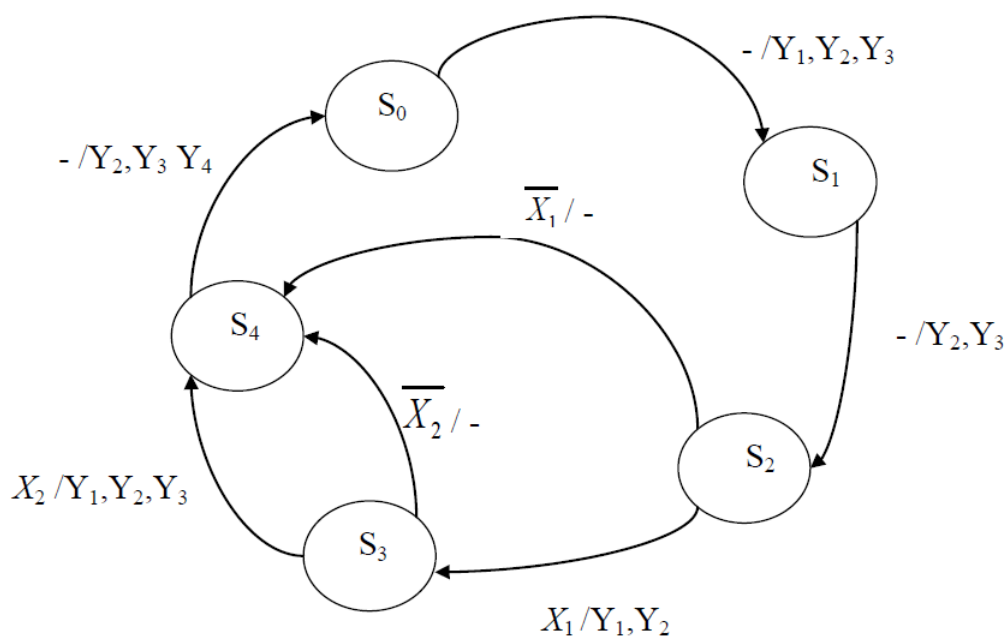


Рисунок 7 – Отмеченные граф-схемы (а) для автомата Мура (б) для автомата Мили

Согласно отмеченной граф-схеме алгоритма управляющего автомата Мура (Мили) строим граф функционирования автомата (рисунок 8, а, б).



а)



б)

Рисунок 8 – Графы функционирования автоматов Мура (а) и Мили (б)

Число разрядов кода состояния соответствует числу элементов памяти и определяется по формуле: $k = \lceil \log_2 S \rceil$, где k – число разрядов (число элементов памяти), S – число внутренних состояний; $\lceil \rceil$ – округление в большую сторону.

В нашем случае для автомата Мура число состояний $S = 6$. Количество разрядов кода состояния (число элементов памяти): $k = \lceil \log_2 S \rceil = \lceil \log_2 6 \rceil = 3$.

Для автомата Мили число состояний $S = 5$. Количество разрядов кода состояния

(число элементов памяти): $k = \lceil \log_2 S \rceil = \lceil \log_2 5 \rceil = 3$.

Таблицы кодировки состояний для автомата Мура и автомата Мили приведены на рисунке 9, а) и б) соответственно.

Состояние	Код состояния
S_0	000
S_1	001
S_2	010
S_3	011
S_4	100
S_5	101

а)

Состояние	Код состояния
S_0	000
S_1	001
S_2	010
S_3	011
S_4	100

б)

Рисунок 9 – Таблицы кодировки состояний для автомата Мура (а) и Мили (б)

По отмеченной ГСА или графу функционирования автомата, таблицы кодировки состояний автомата и таблицы переходов триггеров строим таблицы (или таблицу) функций перехода, возбуждения и выходов устройства.

Таблица 4 – Таблица переходов D-триггера

$Q(t) \rightarrow Q(t+1)$	D
$0 \rightarrow 0$	0
$0 \rightarrow 1$	1
$1 \rightarrow 0$	0
$1 \rightarrow 1$	1

Таблица 5 – Таблица функций выходов для автомата Мура

Состояние	Код состояния			Выходные функции			
	Q ₁	Q ₂	Q ₃	Y ₁	Y ₂	Y ₃	Y ₄
S ₀	0	0	0	0	0	0	0
S ₁	0	0	1	1	1	1	0
S ₂	0	1	0	0	1	1	0
S ₃	0	1	1	1	1	0	0
S ₄	1	0	0	1	1	1	0
S ₅	1	0	1	0	1	1	1

Таблица 6 – Таблица функций перехода и возбуждения для автомата Мура

Исходное состояние				Условия перехода	Последующее состояние				Функции возбуждения		
метка	код				метка	код			D ₁	D ₂	D ₃
	Q ₁	Q ₂	Q ₃			Q ₁	Q ₂	Q ₃			
S ₀	0	0	0	—	S ₁	0	0	1	0	0	1
S ₁	0	0	1	—	S ₂	0	1	0	0	1	0
S ₂	0	1	0	X ₁	S ₃	0	1	1	0	1	1
				$\overline{X_1}$	S ₅	1	0	1	1	0	1
S ₃	0	1	1	X ₂	S ₄	1	0	0	1	0	0
				$\overline{X_2}$	S ₅	1	0	1	1	0	1
S ₄	1	0	0	—	S ₅	1	0	1	1	0	1
S ₅	1	0	1	—	S ₀	0	0	0	0	0	0

Таблица 7 – Таблица функций выходов, перехода и возбуждения для автомата Мили

Исходное состояние				Условия перехода	Последующее состояние				Выходные функции	Функции возбуждения		
метка	код				метка	код				D ₁	D ₂	D ₃
	Q ₁	Q ₂	Q ₃			Q ₁	Q ₂	Q ₃				
S ₀	0	0	0	–	S ₁	0	0	1	Y ₁ ,Y ₂ ,Y ₃	0	0	1
S ₁	0	0	1	–	S ₂	0	1	0	Y ₂ ,Y ₃	0	1	0
S ₂	0	1	0	X ₁	S ₃	0	1	1	Y ₁ ,Y ₂	0	1	1
				$\overline{X_1}$	S ₄	1	0	0	–	1	0	0
S ₃	0	1	1	X ₂	S ₄	1	0	0	Y ₁ ,Y ₂ ,Y ₃	1	0	0
				$\overline{X_2}$					–			
S ₄	1	0	0	–	S ₀	0	0	0	Y ₂ ,Y ₃ ,Y ₄	0	0	0

Произведем минимизацию функций возбуждения элементов памяти и функций выходов. Из таблицы функций перехода, возбуждения и выходов автомата Мура (Мили) получаем систему логических уравнений для цифрового автомата Мура (Мили).

Система логических уравнений для цифрового автомата Мура:

$$\begin{aligned}
 D_1 &= \overline{Q_1} \overline{Q_2} \overline{Q_3} \overline{X_1} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} X_2 \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} \overline{X_2} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} = \\
 &= \overline{Q_1} \overline{Q_2} \overline{Q_3} \overline{X_1} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} \\
 D_2 &= \overline{Q_1} \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} X_1 \\
 D_3 &= \overline{Q_1} \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} X_1 \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} \overline{X_1} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} \overline{X_2} \vee \\
 &\vee \overline{Q_1} \overline{Q_2} \overline{Q_3} = \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} \overline{X_2} \\
 Y_1 &= \overline{Q_1} \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} = \overline{Q_1} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} \\
 Y_2 &= \overline{Q_1} \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} = \\
 &= \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} \\
 Y_3 &= \overline{Q_1} \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} = \overline{Q_2} \overline{Q_3} \vee \\
 &\vee \overline{Q_1} \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} \\
 Y_4 &= \overline{Q_1} \overline{Q_2} \overline{Q_3}
 \end{aligned}$$

Система логических уравнений для цифрового автомата Мили:

$$\begin{aligned}
 D_1 &= \overline{Q_1} \overline{Q_2} \overline{Q_3} \overline{X_1} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} X_2 \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} \overline{X_2} = \overline{Q_1} \overline{Q_2} \overline{Q_3} \overline{X_1} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} \\
 D_2 &= \overline{Q_1} \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} X_1 \\
 D_3 &= \overline{Q_1} \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} X_1 \\
 Y_1 &= \overline{Q_1} \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} X_1 \vee \overline{Q_1} \overline{Q_3} \overline{Q_3} X_2 \\
 Y_2 &= \overline{Q_1} \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} X_1 \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} X_2 \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} = \\
 &= \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} X_1 \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} X_2 \\
 Y_3 &= \overline{Q_1} \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} X_2 \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} = \\
 &= \overline{Q_1} \overline{Q_2} \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} X_2 \vee \overline{Q_1} \overline{Q_2} \overline{Q_3} \\
 Y_4 &= \overline{Q_1} \overline{Q_2} \overline{Q_3}
 \end{aligned}$$

Из системы логических уравнений для цифрового автомата Мура получаем полное множество конъюнкций для данного автомата:

$$\begin{aligned}
K_1 &= \overline{Q_1} \overline{Q_2} \overline{Q_3} \overline{X_1} & K_7 &= \overline{Q_1} \overline{Q_2} \overline{Q_3} \\
K_2 &= \overline{Q_1} \overline{Q_2} Q_3 & K_8 &= \overline{Q_1} \overline{Q_2} Q_3 \overline{X_2} \\
K_3 &= \overline{Q_1} \overline{Q_2} \overline{Q_3} & K_9 &= \overline{Q_1} \overline{Q_3} \\
K_4 &= \overline{Q_1} \overline{Q_2} Q_3 & K_{10} &= \overline{Q_2} \overline{Q_3} \\
K_5 &= \overline{Q_1} \overline{Q_2} \overline{Q_3} X_1 & K_{11} &= \overline{Q_1} \overline{Q_2} \\
K_6 &= \overline{Q_2} \overline{Q_3} & K_{12} &= \overline{Q_1} \overline{Q_2} Q_3
\end{aligned}$$

Из системы логических уравнений для цифрового автомата Мили получаем полное множество конъюнкций для данного автомата:

$$\begin{aligned}
K_1 &= \overline{Q_1} \overline{Q_2} \overline{Q_3} \overline{X_1} & K_5 &= \overline{Q_1} \overline{Q_2} \overline{Q_3} & K_9 &= \overline{Q_1} \overline{Q_2} \overline{Q_3} \\
K_2 &= \overline{Q_1} \overline{Q_2} Q_3 & K_6 &= \overline{Q_1} \overline{Q_2} Q_3 X_2 \\
K_3 &= \overline{Q_1} \overline{Q_2} Q_3 & K_7 &= \overline{Q_2} \overline{Q_3} \\
K_4 &= \overline{Q_1} \overline{Q_2} \overline{Q_3} X_1 & K_8 &= \overline{Q_1} \overline{Q_2}
\end{aligned}$$

Из полного множества конъюнкций получаем таблицу покрытия конъюнкциями системы логических уравнений.

Таблица 8 – Таблица покрытия конъюнкциями для цифрового автомата Мура

	K ₁	K ₂	K ₃	K ₄	K ₅	K ₆	K ₇	K ₈	K ₉	K ₁₀	K ₁₁	K ₁₂
D ₁	+	+	+									
D ₂				+	+							
D ₃						+	+	+				
Y ₁			+						+			
Y ₂			+							+	+	
Y ₃			+				+			+		
Y ₄												+

Таблица 9 – Таблица покрытия конъюнкциями для цифрового автомата Мили

	K ₁	K ₂	K ₃	K ₄	K ₅	K ₆	K ₇	K ₈	K ₉
D ₁	+	+							
D ₂			+	+					
D ₃				+	+				
Y ₁				+	+	+			
Y ₂			+	+		+	+		
Y ₃						+		+	+
Y ₄									+

Рассмотрим построение функциональной схемы управляющего автомата Мура (Мили).

На основе полученных функций возбуждения и функций выходов строим функциональную схему управляющего автомата Мура (Мили).

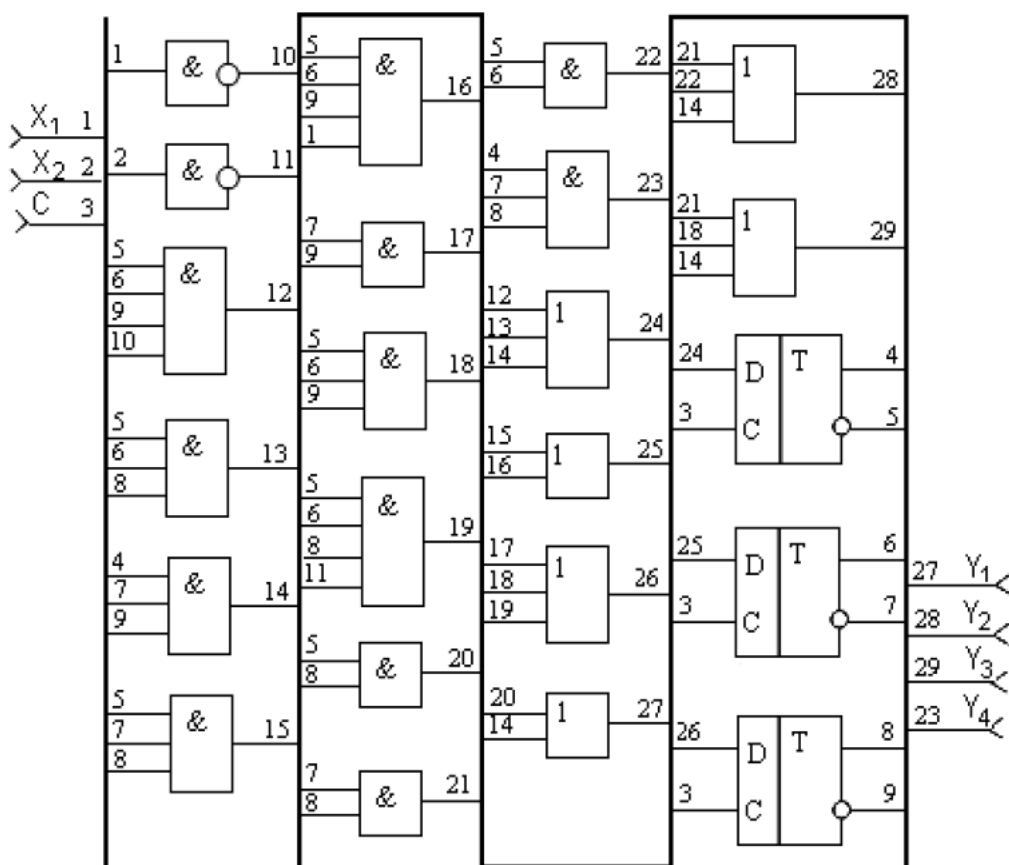


Рисунок 10 – Функциональная схема управляющего автомата Мура

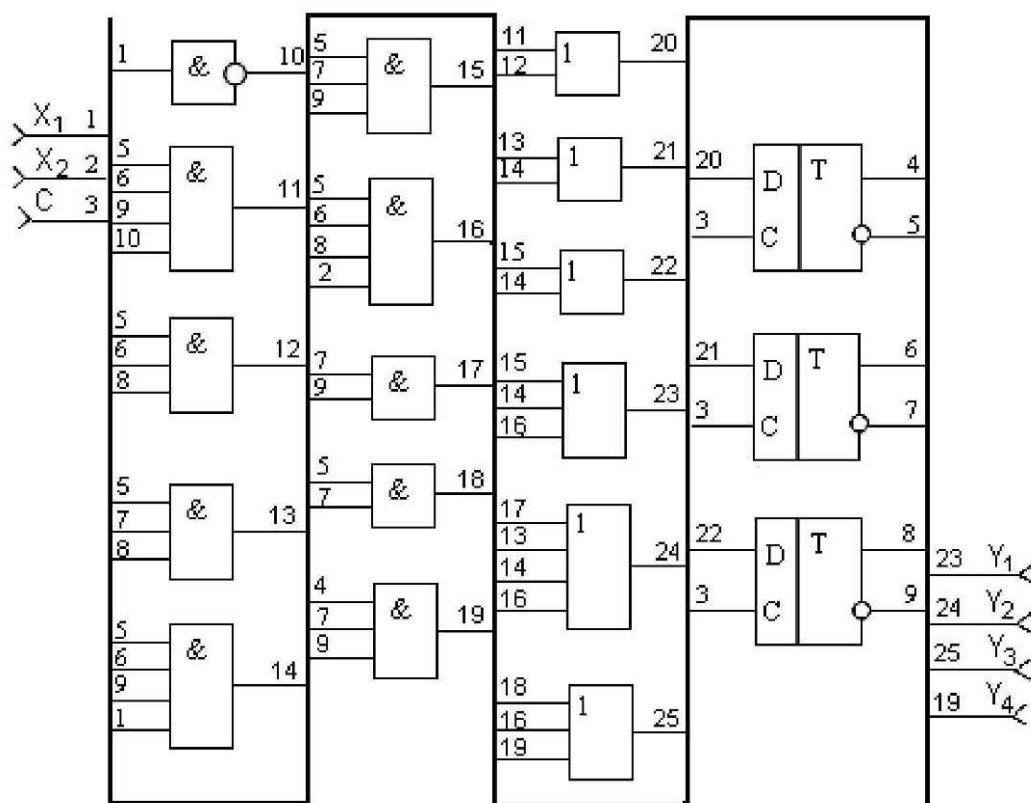


Рисунок 11 – Функциональная схема управляющего автомата Мили

Произведем оценку конструктивной сложности управляющего автомата Мура (Мили). Определение конструктивной сложности автомата Мура методом Квайна дает число входов логических элементов: 59. Число ярусов сигнала на самом длинном пути от входа к выходу: 4. Количество элементов необходимых для построения функциональной схемы представлены в таблице 10.

Таблица 10 – Оборудование для реализации автомата Мура

Автомат	Логические элементы	на 2 входа	на 3 входа	на 4 входа	D - триггеров	Всего элементов
Мура	И	4	5	3	3	23
	ИЛИ	2	4			
	И-НЕ		2			

Произведем определение конструктивной сложности автомата Мили методом Квайна дает число входов логических элементов: 51. Число ярусов сигнала на самом длинном пути от входа к выходу: 4. Количество логических элементов необходимых для построения функциональной схемы представлено в таблице 11.

Таблица 11 – Оборудование для реализации автомата Мили

Автомат	Логические элементы	на 2 входа	на 3 входа	на 4 входа	D - триггеров	Всего элементов
Мили	И	2	4	3	3	19
	ИЛИ	3	2	1		
	И-НЕ	1				

Литература

1. Бройдо, В. Л. Вычислительные системы, сети и телекоммуникации : учеб. пособие / В. Л. Бройдо, О. П. Ильина. - 3-е изд. - СПб. : Питер, 2008. - 766 с. – ISBN 978-5-91180-754-2
2. Сигал, И. Х. Введение в прикладное дискретное программирование : модели и вычислительные алгоритмы : учеб. пособие / И. Х. Сигал, А. П. Иванова. - 2-е изд., испр. и доп. – М. : Физматлит, 2007. – 304 с.
3. Бойт, К. Цифровая электроника / К. Бойт ; пер. с нем. М. М. Ташлицкого. – М. : Техносфера, 2007. – 472 с. – ISBN 978-5-94836-124-6
4. Пятибратов, А. П. Вычислительные системы, сети и телекоммуникации : учеб. пособие для вузов / А. П. Пятибратов, Л. П. Гудыно, А. А. Кириченко ; под ред. А. П. Пятибратова. – 3-е изд., перераб. и доп. – М. : Финансы и статистика, 2006. – 560 с.
5. Червяков, Н. И. Организация ЭВМ и систем : учеб. пособие / Червяков Н. И., Мочалов В. П., Галкина В. А – М. : Физматлит, 2005. – 436 с.
6. Цилькер, Б. Я. Организация ЭВМ и систем : учебник для вузов / Б. Я. Цилькер, С. А. Орлов. - М. [и др.] : Питер, 2007. – 668 с. – ISBN 5-94723-759-8

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное автономное образовательное учреждение
высшего образования
«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»

ВЫЧИСЛИТЕЛЬНЫЕ МАШИНЫ И КОНТРОЛЛЕРЫ

Методические указания к самостоятельным работам

Направление подготовки 15.03.04 Автоматизация технологических процессов и
производств

Направленность (профиль) информационно-управляющие системы

Квалификация выпускника – бакалавр

Невинномысск 2026

Методические указания разработаны в соответствии с требованиями
ФГОС ВО в части содержания и уровня подготовки выпускников направления
15.03.04 Автоматизация технологических процессов и производств

Ответственный редактор канд. техн. наук, доцент А.А. Евдокимов

Содержание

1 Подготовка к лекциям	4
2 Подготовка к лабораторным занятиям	6
3 Самостоятельное изучение темы. Конспект	8
4 Подготовка к экзамену	11

1 Подготовка к лекциям

Главное в период подготовки к лекционным занятиям – научиться методам самостоятельного умственного труда, сознательно развивать свои творческие способности и овладевать навыками творческой работы. Для этого необходимо строго соблюдать дисциплину учебы и поведения. Четкое планирование своего рабочего времени и отдыха является необходимым условием для успешной самостоятельной работы. В основу его нужно положить рабочие программы изучаемых в семестре дисциплин.

Каждому студенту следует составлять еженедельный и семестровый планы работы, а также план на каждый рабочий день. С вечера всегда надо распределять работу на завтрашний день. В конце каждого дня целесообразно подводить итог работы: тщательно проверить, все ли выполнено по намеченному плану, не было ли каких-либо отступлений, а если были, по какой причине это произошло. Нужно осуществлять самоконтроль, который является необходимым условием успешной учебы. Если что-то осталось невыполненным, необходимо изыскать время для завершения этой части работы, не уменьшая объема недельного плана.

Слушание и запись лекций – сложный вид вузовской аудиторной работы. Внимательное слушание и конспектирование лекций предполагает интенсивную умственную деятельность студента. Краткие записи лекций, их конспектирование помогает усвоить учебный материал. Конспект является полезным тогда, когда записано самое существенное, основное и сделано это самим студентом. Не надо стремиться записать дословно всю лекцию. Такое «конспектирование» приносит больше вреда, чем пользы. Запись лекций рекомендуется вести по возможности собственными формулировками. Желательно запись осуществлять на одной странице, а следующую оставлять для проработки учебного материала самостоятельно в домашних условиях.

Конспект лекций лучше подразделять на пункты, параграфы, соблюдая красную строку. Этому в большой степени будут способствовать пункты плана лекции, предложенные преподавателям. Принципиальные места,

определения, формулы и другое следует сопровождать замечаниями «важно», «особо важно», «хорошо запомнить» и т.п. Можно делать это и с помощью разноцветных маркеров или ручек. Лучше если они будут собственными, чтобы не приходилось просить их у однокурсников и тем самым не отвлекать их во время лекции. Целесообразно разработать собственную «маркографию» (значки, символы), сокращения слов. Не лишним будет и изучение основ стенографии. Работая над конспектом лекций, всегда необходимо использовать не только учебник, но и ту литературу, которую дополнительно рекомендовал лектор. Именно такая серьезная, кропотливая работа с лекционным материалом позволит глубоко овладеть знаниями.

2 Подготовка к лабораторным занятиям

Подготовку к каждому практическому занятию студент должен начать с ознакомления с методическими указаниями, которые включают содержание работы. Тщательное продумывание и изучение вопросов основывается на проработке текущего материала лекции, а затем изучения обязательной и дополнительной литературы, рекомендованную к данной теме. На основе индивидуальных предпочтений студенту необходимо самостоятельно выбрать тему доклада по проблеме и по возможности подготовить по нему презентацию.

Если программой дисциплины предусмотрено выполнение практического задания, то его необходимо выполнить с учетом предложенной инструкции (устно или письменно). Все новые понятия по изучаемой теме необходимо выучить наизусть и внести в глоссарий, который целесообразно вести с самого начала изучения курса. Результат такой работы должен проявиться в способности студента свободно ответить на теоретические вопросы семинара, его выступлении и участии в коллективном обсуждении вопросов изучаемой темы, правильном выполнении практических заданий и контрольных работ.

В зависимости от содержания и количества отведенного времени на изучение каждой темы практическое занятие может состоять из четырех-пяти частей:

1. Обсуждение теоретических вопросов, определенных программой дисциплины.
2. Доклад и/или выступление с презентациями по выбранной проблеме.
3. Обсуждение выступлений по теме – дискуссия.
4. Выполнение практического задания с последующим разбором полученных результатов или обсуждение практического задания.
5. Подведение итогов занятия.

Первая часть – обсуждение теоретических вопросов – проводится в виде фронтальной беседы со всей группой и включает выборочную проверку преподавателем теоретических знаний студентов. Примерная продолжительность — до 15 минут. Вторая часть — выступление студентов с докладами, которые должны сопровождаться презентациями с целью усиления наглядности восприятия, по одному из вопросов практического занятия. Обязательный элемент доклада – представление и анализ статистических данных, обоснование социальных последствий любого экономического факта, явления или процесса. Примерная продолжительность — 20-25 минут. После докладов следует их обсуждение – дискуссия. В ходе этого этапа практического занятия могут быть заданы уточняющие вопросы к докладчикам. Примерная продолжительность – до 15-20 минут. Если программой предусмотрено выполнение практического задания в рамках конкретной темы, то преподавателями определяется его содержание и дается время на его выполнение, а затем идет обсуждение результатов. Подведением итогов заканчивается практическое занятие.

В процессе подготовки к практическим занятиям, студентам необходимо обратить особое внимание на самостоятельное изучение рекомендованной учебно-методической (а также научной и популярной) литературы. Самостоятельная работа с учебниками, учебными пособиями, научной, справочной и популярной литературой, материалами периодических изданий и Интернета, статистическими данными является наиболее эффективным методом получения знаний, позволяет значительно активизировать процесс овладения информацией, способствует более глубокому усвоению изучаемого материала, формирует у студентов свое отношение к конкретной проблеме. Более глубокому раскрытию вопросов способствует знакомство с дополнительной литературой, рекомендованной преподавателем по каждой теме семинарского или практического занятия, что позволяет студентам проявить свою индивидуальность в рамках выступления на данных занятиях, выявить широкий спектр мнений по изучаемой проблеме.

3 Самостоятельное изучение темы. Конспект

Конспект – наиболее совершенная и наиболее сложная форма записи. Слово «конспект» происходит от латинского «conspectus», что означает «обзор, изложение». В правильно составленном конспекте обычно выделено самое основное в изучаемом тексте, сосредоточено внимание на наиболее существенном, в кратких и четких формулировках обобщены важные теоретические положения.

Конспект представляет собой относительно подробное, последовательное изложение содержания прочитанного. На первых порах целесообразно в записях ближе держаться тексту, прибегая зачастую к прямому цитированию автора. В дальнейшем, по мере выработки навыков конспектирования, записи будут носить более свободный и сжатый характер.

Конспект книги обычно ведется в тетради. В самом начале конспекта указывается фамилия автора, полное название произведения, издательство, год и место издания. При цитировании обязательная ссылка на страницу книги. Если цитата взята из собрания сочинений, то необходимо указать соответствующий том. Следует помнить, что четкая ссылка на источник – непереносимое правило конспектирования. Если конспектируется статья, то указывается, где и когда она была напечатана.

Конспект подразделяется на части в соответствии с заранее продуманным планом. Пункты плана записываются в тексте или на полях конспекта. Писать его рекомендуется четко и разборчиво, так как небрежная запись с течением времени становится малопонятной для ее автора. Существует правило: конспект, составленный для себя, должен быть по возможности написан так, чтобы его легко прочитал, и кто-либо другой.

Формы конспекта могут быть разными и зависят от его целевого назначения (изучение материала в целом или под определенным углом зрения, подготовка к докладу, выступлению на занятии и т.д.), а также от характера произведения (монография, статья, документ и т.п.). Если речь идет просто об изложении содержания работы, текст конспекта может быть сплошным, с

выделением особо важных положений подчеркиванием или различными значками.

В случае, когда не ограничиваются переложением содержания, а фиксируют в конспекте и свои собственные суждения по данному вопросу или дополняют конспект соответствующими материалами их других источников, следует отводить место для такого рода записей. Рекомендуется разделить страницы тетради пополам по вертикали и в левой части вести конспект произведения, а в правой свои дополнительные записи, совмещая их по содержанию.

Конспектирование в большей мере, чем другие виды записей, помогает вырабатывать навыки правильного изложения в письменной форме важные теоретических и практических вопросов, умение четко их формулировать и ясно излагать своими словами.

Таким образом, составление конспекта требует вдумчивой работы, затраты времени и труда. Зато во время конспектирования приобретаются знания, создается фонд записей.

Конспект может быть текстуальным или тематическим. В текстуальном конспекте сохраняется логика и структура изучаемого произведения, а запись ведется в соответствии с расположением материала в книге. За основу тематического конспекта берется не план произведения, а содержание какой-либо темы или проблемы.

Текстуальный конспект желательно начинать после того, как вся книга прочитана и продумана, но это, к сожалению, не всегда возможно. В первую очередь необходимо составить план произведения письменно или мысленно, поскольку в соответствии с этим планом строится дальнейшая работа. Конспект включает в себя тезисы, которые составляют его основу. Но, в отличие от тезисов, конспект содержит краткую запись не только выводов, но и доказательств, вплоть до фактического материала. Иначе говоря, конспект – это расширенные тезисы, дополненные рассуждениями и доказательствами, мыслями и соображениями составителя записи.

Как правило, конспект включает в себя и выписки, но в него могут войти отдельные места, цитируемые дословно, а также факты, примеры, цифры, таблицы и схемы, взятые из книги. Следует помнить, что работа над конспектом только тогда будет творческой, когда она не ограничена текстом изучаемого произведения. Нужно дополнять конспект данными из другими источниками.

В конспекте необходимо выделять отдельные места текста в зависимости от их значимости. Можно пользоваться различными способами: подчеркиваниями, вопросительными и восклицательными знаками, репликами, краткими оценками, писать на полях своих конспектов слова: «важно», «очень важно», «верно», «характерно».

В конспект могут помещаться диаграммы, схемы, таблицы, которые придадут ему наглядность.

Составлению тематического конспекта предшествует тщательное изучение всей литературы, подобранной для раскрытия данной темы. Бывает, что какая-либо тема рассматривается в нескольких главах или в разных местах книги. А в конспекте весь материал, относящийся к теме, будет сосредоточен в одном месте. В плане конспекта рекомендуется делать пометки, к каким источникам (вплоть до страницы) придется обратиться для раскрытия вопросов. Тематический конспект составляется обычно для того, чтобы глубже изучить определенный вопрос, подготовиться к докладу, лекции или выступлению на семинарском занятии. Такой конспект по содержанию приближается к реферату, докладу по избранной теме, особенно если включает и собственный вклад в изучение проблемы.

4 Подготовка к экзамену

Экзаменационная сессия – очень тяжелый период работы для студентов и ответственный труд для преподавателей. Главная задача экзаменов – проверка качества усвоения содержания дисциплины.

На основе такой проверки оценивается учебная работа не только студентов, но и преподавателей: по результатам экзаменов можно судить и о качестве всего учебного процесса. При подготовке к экзамену студенты повторяют материал курсов, которые они слушали и изучали в течение семестра, обобщают полученные знания, выделяют главное в предмете, воспроизводят общую картину для того, чтобы яснее понять связь между отдельными элементами дисциплины.

При подготовке к экзаменам основное направление дают программы курса и конспект, которые указывают, что в курсе наиболее важно. Основной материал должен прорабатываться по учебнику, поскольку конспекта недостаточно для изучения дисциплины. Учебник должен быть проработан в течение семестра, а перед экзаменом важно сосредоточить внимание на основных, наиболее сложных разделах. Подготовку по каждому разделу следует заканчивать восстановлением в памяти его краткого содержания в логической последовательности.

До экзамена обычно проводится консультация, но она не может возместить отсутствия систематической работы в течение семестра и помочь за несколько часов освоить материал, требующийся к экзамену. На консультации студент получает лишь ответы на трудные или оставшиеся неясными вопросы. Польза от консультации будет только в том случае, если студент до нее проработает весь материал. Надо учиться задавать вопросы, вырабатывать привычку пользоваться справочниками, энциклопедиями, а не быть на иждивении у преподавателей, который не всегда может тут же, «с ходу» назвать какой-либо факт, имя, событие. На экзамене нужно показать не только знание предмета, но и умение логически связно построить устный ответ.

Получив билет, надо вдуматься в поставленные вопросы для того, чтобы правильно понять их. Нередко студент отвечает не на тот вопрос, который поставлен, или в простом вопросе ищет скрытого смысла. Не поняв вопроса и не обдумав план ответа, не следует начинать писать. Конспект своего ответа надо рассматривать как план краткого сообщения на данную тему и составлять ответ нужно кратко. При этом необходимо показать умение выражать мысль четко и доходчиво.

Отвечать нужно спокойно, четко, продуманно, без торопливости, придерживаясь записи своего ответа. На экзаменах студент показывает не только свои знания, но и учится владеть собой. После ответа на билет могут следовать вопросы, которые имеют целью выяснить понимание других разделов курса, не вошедших в билет. Как правило, на них можно ответить кратко, достаточно показать знание сути вопроса. Часто студенты при ответе на дополнительные вопросы проявляют поспешность: не поняв смысла того, что у них спрашивают, начинают отвечать и нередко говорят не по сути.

Следует помнить, что необходимым условием правильного режима работы в период экзаменационной сессии является нормальный сон, поэтому подготовка к экзаменам не должна быть в ущерб сну. Установлено, что сильное эмоциональное напряжение во время экзаменов неблагоприятно отражается на нервной системе и многие студенты из-за волнений не спят ночи перед экзаменами. Обычно в сессию студенту не до болезни, так как весь организм озабочен одним - сдать экзамены. Но это еще не значит, что последствия неправильно организованного труда и чрезмерной занятости не скажутся потом. Поэтому каждый студент помнить о важности рационального распорядка рабочего дня и о своевременности снятия или уменьшения умственного напряжения.